

Docket No.: UDK-0015  
(PATENT)

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Patent Application of:  
Masashi OKAMOTO et al.

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: LAMP LIGHTING APPARATUS

Examiner: Not Yet Assigned

**CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS**

MS Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:


Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

| <u>Country</u> | <u>Application No.</u> | <u>Date</u>       |
|----------------|------------------------|-------------------|
| Japan          | 2002-357974            | December 10, 2002 |

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: December 10, 2003

Respectfully submitted,

By 

Robert S. Green

Registration No.: 41,800  
RADER, FISHMAN & GRAUER PLLC  
1233 20th Street, N.W., Suite 501  
Washington, DC 20036  
(202) 955-3750

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2002年12月10日

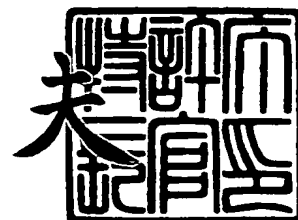
出願番号  
Application Number: 特願2002-357974  
[ST. 10/C]: [JP2002-357974]

出願人  
Applicant(s): ウシオ電機株式会社

2003年10月17日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3085749

【書類名】 特許願

【整理番号】 020175

【提出日】 平成14年12月10日

【あて先】 特許庁長官 殿

【国際特許分類】 H01J 41/00

【発明者】

    【住所又は居所】 兵庫県姫路市別所町佐土 1 1 9 4 番地 ウシオ電機株式会社内

    【氏名】 岡本 昌士

【発明者】

    【住所又は居所】 兵庫県姫路市別所町佐土 1 1 9 4 番地 ウシオ電機株式会社内

    【氏名】 鮫島 貴紀

【発明者】

    【住所又は居所】 兵庫県姫路市別所町佐土 1 1 9 4 番地 ウシオ電機株式会社内

    【氏名】 高谷 泉

【特許出願人】

    【識別番号】 000102212

    【氏名又は名称】 ウシオ電機株式会社

【代理人】

    【識別番号】 100106862

    【弁理士】

    【氏名又は名称】 五十畑 勉男

    【電話番号】 03-3242-1814

【手数料の表示】

    【予納台帳番号】 163877

    【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0201375

【プルーフの要否】 要

**【書類名】 明細書****【発明の名称】 ランプ点灯装置****【特許請求の範囲】****【請求項 1】**

放電空間（Z d）に放電媒質が封入され、一对の電極（E 1， E 2）が対向配置された放電ランプ（L d）を点灯するためのランプ点灯装置（E x）であって

、  
前記ランプ点灯装置（E x）は、前記放電ランプ（L d）の放電電流を供給するための放電駆動回路（U x）と、DC 電源（E m）からの電圧を昇圧して前記放電駆動回路（U x）に給電する電圧変換回路（U b）と、前記放電ランプ（L d）の放電状態がアーク放電に移行したことを検知してアーク放電移行信号（S a）を出力するアーク放電検知回路（U a）からなり、前記電圧変換回路（U b）は、アーク放電に移行したことが偽である旨の前記アーク放電移行信号（S a）を受信したときは、予め定めた第 1 の電圧（V t 1）以上の電圧を給電し、アーク放電に移行したことが真である旨の前記アーク放電移行信号（S a）を受信したときは、前記第 1 の電圧（V t 1）より低い第 2 の電圧（V t 2）以上の電圧を給電することを特徴とするランプ点灯装置。

**【請求項 2】**

前記電圧変換回路（U b）は、昇圧チョッパにより構成され、アーク放電に移行したことが真である旨の前記アーク放電移行信号（S a）を受信したときは、動作を停止することを特徴とする請求項 1 に記載のランプ点灯装置。

**【請求項 3】**

前記ランプ点灯装置（E x）は、前記放電ランプ（L d）を始動するためのスタータ（U i）を有し、かつ前記スタータを動作させて始動の試行の継続についての予め定めた最長継続時間（ $\tau_{wi}$ ）が設けられており、前記放電駆動回路（U x）は、前記スタータ（U i）の動作開始から、予め定めた略一定のアーク放電移行待機時間（ $\tau_{wt}$ ）の後に、前記放電ランプ（L d）の放電状態がアーク放電に移行したことを検知したと見なすものであって、前記アーク放電移行待機時間（ $\tau_{wt}$ ）は、概ね、前記最長継続時間（ $\tau_{wi}$ ）と、前記放電ランプ（L

d) に関する放電開始からアーク放電移行完了に要する時間についての最長所要時間 ( $\tau_{wf}$ ) との和によって設定されることを特徴とする請求項 1 から 2 に記載のランプ点灯装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、例えばプロジェクタなどの光学装置用の光源として使用される、高圧水銀放電ランプやメタルハライドランプのような金属蒸気放電ランプを含む、高輝度放電ランプ (H I D ランプ) などの放電ランプを点灯するためのランプ点灯装置に関する。

【0 0 0 2】

【従来の技術】

液晶プロジェクタや D L P (T M) (テキサスインスツルメンツ社) プロジェクタ等の光学装置のための光源装置においては、高輝度放電ランプが使用される。

【0 0 0 3】

以下において、高圧水銀放電ランプを例にとって、放電始動からアーク放電に移行完了までのランプ電圧 ( $V_L$ ) について概念的に表した図 1 2 a を用いて説明する。

【0 0 0 4】

この種の放電ランプ ( $L_d$ ) を点灯する場合、ランプに無負荷開放電圧と呼ばれる電圧を陰極および陽極の電極 ( $E_1$ ,  $E_2$ ) に印加した状態で、放電空間に高電圧を印加し、放電空間内に絶縁破壊を発生させて放電始動し、グロー放電を経てアーク放電に移行させる。図においては、無負荷開放電圧は期間 ( $\tau_{11}$ ) において印加され、時点 ( $t_{a0}$ ) において高電圧を印加している。

【0 0 0 5】

前記放電ランプ ( $L_d$ ) が放電空間の容積 1 立方ミリメートルあたり 0.15 mg 以上の水銀を含む典型的な高圧水銀放電ランプの場合、前記無負荷開放電圧として 250 ~ 350 V が印加され、典型的なグロー放電時のランプ電圧は 170 V 程度以上、無負荷開放電圧以下となる。グロー放電の期間 ( $\tau_{12}$ ) を経た

時点 ( $t_{a1}$ ) において、放電状態はアーク放電に移行するが、アーク放電に移行直後のランプ電圧は  $8 \sim 15 \text{ V}$  程度である。それ以後は、ランプ点灯装置からの給電を受けてランプ温度が上昇するにすぎない、ランプ電圧も徐々に上昇し、やがて安定した定常アーク放電状態に至る。定常アーク放電状態でのランプ電圧は、典型的には  $55 \sim 140 \text{ V}$  である。

#### 【0006】

アーク放電に移行後のランプ電圧は、前記の如く  $8 \sim 140 \text{ V}$  程度の範囲内にあるにもかかわらず、ランプ点灯装置は、始動に際して無負荷開放電圧やグロー放電電圧を維持するための、高い電圧を発生する能力を備える必要がある。

#### 【0007】

従来の光源装置の一例を図 13 に示す。この図において、商用電源 ( $A_s$ ) の電圧は、ダイオードブリッジ ( $H_r$ ) などの整流素子により整流され、必要に応じて設けられるコンデンサ ( $C_r$ ) により平滑またはフィルタリングされて初段電源 ( $U_r$ ) が構成される。

#### 【0008】

前記初段電源 ( $U_r$ ) の出力電圧は、商用電源 ( $A_s$ ) が  $AC 100 \text{ V}$  の地域であれば約  $140 \text{ V}$ 、また  $AC 200 \text{ V}$  の地域であれば約  $280 \text{ V}$  となっており、大きく変動する上に、前記無負荷開放電圧をランプ点灯装置が発生するためには不十分な電圧であるため、前記初段電源 ( $U_r$ ) の出力には昇圧回路 ( $U_{b'}$ ) を付加して、ランプ点灯装置に給電するための DC 電源 ( $E_{m'}$ ) を構成する。

#### 【0009】

この図においては、前記昇圧回路 ( $U_{b'}$ ) として、昇圧制御回路 ( $F_{b'}$ )、ゲート駆動回路 ( $G_{b'}$ )、スイッチ素子 ( $Q_{b'}$ )、コイル ( $L_{b'}$ )、ダイオード ( $D_{b'}$ )、平滑コンデンサ ( $C_{b'}$ ) などからなる昇圧チョッパにより構成される例が示されている。このような構成により、前記 DC 電源 ( $E_{m'}$ ) の出力として、前記初段電源 ( $U_r$ ) の電圧よりも高い、略一定の、例えば  $370 \text{ V}$  程度の電圧に変換する。

#### 【0010】

前記 DC 電源 ( $E_{m'}$ ) の出力は、ランプ点灯装置 ( $E_{x'}$ ) に供給される。

この図においては、前記ランプ点灯装置 ( $E_{x'}$ ) として、点灯制御回路 ( $F_{x'}$ )、ゲート駆動回路 ( $G_{x'}$ )、スイッチ素子 ( $Q_{x'}$ )、コイル ( $L_{x'}$ )、ダイオード ( $D_{x'}$ )、平滑コンデンサ ( $C_{x'}$ ) などからなる降圧チョッパにより構成される例が示されている。前記点灯制御回路 ( $F_{x'}$ ) は、ランプ電圧 ( $V_L$ ) やランプ電流 ( $I_L$ ) を (図示を省略した測定手段により) 測定しながら、フィードバック的に、前記した無負荷開放電圧の印加やグロー放電の維持、アーク放電時のランプ電流やランプ電力の制御を行う。また、前記した無負荷開放電圧に高電圧を重畳印加するために、トランス ( $K_i$ ) からなるスタータ ( $U_i$ ) が接続されている。

#### 【0011】

前記ランプ点灯装置 ( $E_{x'}$ ) は、降圧チョッパにより構成されているため、その入力電圧、すなわち前記 DC 電源 ( $E_{m'}$ ) の出力電圧より低い範囲において任意のランプ電圧を実現することが可能であり、したがって、前記した無負荷開放電圧やグロー放電電圧のような高いランプ電圧も、また前記したアーク放電のような低いランプ電圧も何れをも実現することができ、前記放電ランプ ( $L_d$ ) の点灯に必要な全ての機能を発揮することができる。

#### 【0012】

また、前記昇圧回路 ( $U_{b'}$ ) がアクティブフィルタとして動作するように制御し、前記商用電源 ( $A_s$ ) から流れ込む電流について、電圧周波数に対する各高調波成分の量が所定値以下になるようにして、力率改善回路 (Power Factor Controller: 略して PFC) として機能するようにすることも行われている。

#### 【0013】

このように、図 13 に記載の光源装置は、必要な機能性能を完備しているが、前記放電ランプ ( $L_d$ ) の点灯状態がアーク放電に移行後においては、もはや低いアーク放電の印加しか必要としないにもかかわらず、前記 DC 電源 ( $E_{m'}$ ) は、高い無負荷開放電圧またはグロー放電電圧をも発生可能な高い電圧を前記ランプ点灯装置 ( $E_{x'}$ ) に供給し続けていることになる。

#### 【0014】

一般に、昇圧チョッパは、入力電圧に対する出力電圧の比、すなわち昇圧比が



高いほどスイッチング損失が大きく、また、降圧チョッパは、出力電圧に対する入力電圧の比、すなわち降圧比が高いほどスイッチング損失が大きくなる。

#### 【0015】

したがって、従来の光源装置においては、前記DC電源 ( $E_m'$ ) は前記ランプ点灯装置 ( $E_x'$ ) が必要とする以上に高い電圧まで昇圧を行うことにより、余計な電力損失を発生させ、また前記ランプ点灯装置 ( $E_x'$ ) は前記放電ランプ ( $L_d$ ) が必要とする以上に高い電圧を供給されているために、低いランプ電圧にまで大幅な降圧を行うことにより、余計な電力損失を発生させている問題があった。

#### 【0016】

そのため、前記DC電源 ( $E_m'$ ) および前記ランプ点灯装置 ( $E_x'$ ) を構成するスイッチ素子 ( $Q_b'$ ,  $Q_x'$ ) などの温度上昇が大きく、そのため大型の放熱器や、風量の大きい冷却ファンが必要になり、光源装置の大型化や重量化、そして光学装置の騒音の増大を招くうえに、不経済また環境への影響が大きいという問題が避けられなかった。

#### 【0017】

##### 【特許文献1】

特表 2002-525809号

##### 【特許文献2】

特開 2002-233152号

#### 【0018】

##### 【発明が解決しようとする課題】

本発明は、従来の技術が抱える問題、すなわち、前記光源装置において、前記放電ランプ ( $L_d$ ) がアーク放電に移行した後においても、前記DC電源 ( $E_m'$ ) に、前記放電ランプ ( $L_d$ ) が必要とする以上に高い電圧を供給させることにより、余計な電力損失を発生させている問題を解決したランプ点灯装置を提供することを目的とする。

#### 【0019】

##### 【課題を解決するための手段】

この課題を解決するために、本発明の請求項 1 の発明は、放電空間 ( $Z_d$ ) に放電媒質が封入され、一对の電極 ( $E_1$ ,  $E_2$ ) が対向配置された放電ランプ ( $L_d$ ) を点灯するためのランプ点灯装置 ( $E_x$ ) であって、前記ランプ点灯装置 ( $E_x$ ) は、前記放電ランプ ( $L_d$ ) の放電電流を供給するための放電駆動回路 ( $U_x$ ) と、DC 電源 ( $E_m$ ) からの電圧を昇圧して前記放電駆動回路 ( $U_x$ ) に給電する電圧変換回路 ( $U_b$ ) と、前記放電ランプ ( $L_d$ ) の放電状態がアーク放電に移行したことを検知してアーク放電移行信号 ( $S_a$ ) を出力するアーク放電検知回路 ( $U_a$ ) からなり、前記電圧変換回路 ( $U_b$ ) は、アーク放電に移行したことが偽である旨の前記アーク放電移行信号 ( $S_a$ ) を受信したときは、予め定めた第 1 の電圧 ( $V_{t1}$ ) 以上の電圧を給電し、アーク放電に移行したことが真である旨の前記アーク放電移行信号 ( $S_a$ ) を受信したときは、前記第 1 の電圧 ( $V_{t1}$ ) より低い第 2 の電圧 ( $V_{t2}$ ) 以上の電圧を給電することを特徴とするものである。

#### 【0020】

本発明の請求項 2 の発明は、請求項 1 の発明において、前記電圧変換回路 ( $U_b$ ) は、昇圧チョッパにより構成され、アーク放電に移行したことが真である旨の前記アーク放電移行信号 ( $S_a$ ) を受信したときは、動作を停止することを特徴とするものである。

#### 【0021】

本発明の請求項 3 の発明は、請求項 1 から 2 の発明において、前記ランプ点灯装置 ( $E_x$ ) は、前記放電ランプ ( $L_d$ ) を始動するためのスタータ ( $U_i$ ) を有し、かつ前記スタータを動作させて始動の試行の継続についての予め定めた最長継続時間 ( $\tau_{wi}$ ) が設けられており、前記放電駆動回路 ( $U_x$ ) は、前記スタータ ( $U_i$ ) の動作開始から、予め定めた略一定のアーク放電移行待機時間 ( $\tau_{wt}$ ) の後に、前記放電ランプ ( $L_d$ ) の放電状態がアーク放電に移行したことを検知したと見なすものであって、前記アーク放電移行待機時間 ( $\tau_{wt}$ ) は、概ね、前記最長継続時間 ( $\tau_{wi}$ ) と、前記放電ランプ ( $L_d$ ) に関する放電開始からアーク放電移行完了に要する時間についての最長所要時間 ( $\tau_{wf}$ ) との和によって設定されることを特徴とするものである。

**【0022】****【作用】**

以下において、本発明の請求項1の発明の作用について説明する。図1は本発明の請求項1の発明のランプ点灯装置（E<sub>x</sub>）の構成を示すブロック図である。前記放電駆動回路（U<sub>x</sub>）は、前記電圧変換回路（U<sub>b</sub>）から給電され、前記電圧変換回路（U<sub>b</sub>）は、前記DC電源（E<sub>m</sub>）から給電される。

**【0023】**

前記放電駆動回路（U<sub>x</sub>）が、前記放電ランプ（L<sub>d</sub>）を点灯させようとするときは、始動に先立ち、前記したように無負荷開放電圧を前記放電ランプ（L<sub>d</sub>）に印加するが、無負荷開放電圧印加に先立ち、前記アーク放電検知回路（U<sub>a</sub>）は、前記アーク放電移行信号（S<sub>a</sub>）を偽論理にして、前記電圧変換回路（U<sub>b</sub>）に送信する。前記電圧変換回路（U<sub>b</sub>）は、偽論理の前記アーク放電移行信号（S<sub>a</sub>）を受けたとき、前記DC電源（E<sub>m</sub>）を、低くとも、予め定めた前記第1の電圧（V<sub>t1</sub>）に変換して前記放電駆動回路（U<sub>x</sub>）に給電する。ここで、前記第1の電圧（V<sub>t1</sub>）としては、前記放電駆動回路（U<sub>x</sub>）が無負荷開放電圧を出力するために足る電圧値を選ぶ。

**【0024】**

前記放電駆動回路（U<sub>x</sub>）は、無負荷開放電圧を前記放電ランプ（L<sub>d</sub>）に印加し、さらに、前記スタータ（U<sub>i</sub>）を動作させて高電圧パルスが無負荷開放電圧に重畳印加する。高電圧パルスが印加された前記放電ランプ（L<sub>d</sub>）は、前記放電空間（Z<sub>d</sub>）内に絶縁破壊を生じ、これより発生した荷電粒子が両方の電極（E<sub>1</sub>，E<sub>2</sub>）に印加されている無負荷開放電圧により加速されて、前記放電ランプ（L<sub>d</sub>）にグロー放電が開始する。前記したようにグロー放電は電圧の高い放電であるから、この期間（ $\tau_{12}$ ）中も、前記電圧変換回路（U<sub>b</sub>）は、前記第1の電圧（V<sub>t1</sub>）にまで昇圧する状態を維持する。

**【0025】**

グロー放電により電極の加熱が行われ、やがて、電極が熱電子放出に足る温度まで加熱されて、アーク放電に移行する。前記したように、アーク放電に移行直後は、放電電圧が非常に低いため、前記放電駆動回路（U<sub>x</sub>）は、ランプ電流（

IL) が過大にならないように制限しながら前記放電ランプ (Ld) への給電を行う。

#### 【0026】

アーク放電への移行が完了したならば、前記アーク放電検知回路 (Ua) は、前記アーク放電移行信号 (Sa) を真論理にして、前記電圧変換回路 (Ub) に送信する。前記電圧変換回路 (Ub) は、真論理の前記アーク放電移行信号 (Sa) を受けたとき、前記DC電源 (Em) を、低くとも、予め定めた前記第2の電圧 (Vt2) に変換して前記放電駆動回路 (Ux) に給電する。ここで、前記第2の電圧 (Vt2) としては、前記放電駆動回路 (Ux) が定常アーク放電における最高電圧を出力するために足る電圧値を選ぶ。

#### 【0027】

前記したように、アーク放電に移行してからも、ランプ電圧 (VL) は徐々に上昇し、やがて安定した定常アーク放電状態に至る。本発明によると、放電ランプ (Ld) の放電が安定するよりもはるかに前に前記放電駆動回路 (Ux) には、前記電圧変換回路 (Ub) から始動時よりも低い電圧しか供給されなくなる。しかし、低くとも定常アーク放電における最高電圧を出力するために足る電圧が供給されるため、アーク放電電圧が上昇してゆく過程の期間 ( $\tau 21$ ) においても、また安定した定常アーク放電状態に至った後の期間 ( $\tau 22$ ) においても前記放電駆動回路 (Ux) は、前記放電ランプ (Ld) に放電電流を問題なく供給することができる。

#### 【0028】

なお、前記放電駆動回路 (Ux) は、ランプ電圧 (VL) やランプ電流 (IL) の測定値に基づいて、フィードバック的に、前記した無負荷開放電圧の印加やグロー放電の維持、アーク放電時のランプ電流やランプ電力の制御を行う。

#### 【0029】

以上述べたように、本発明の請求項1の発明のランプ点灯装置 (Ex) においては、高い電圧が必要な、無負荷開放電圧の印加とグロー放電の維持の必要のある期間にのみ限定して、前記電圧変換回路 (Ub) が高い電圧を発生するため、この期間においては、前記電圧変換回路 (Ub) は比較的大きな電力損失を生ず

るかも知れないが、この期間の長さは、極めて短時間であるため、前記電圧変換回路 ( $U_b$ ) を構成する素子の温度上昇もわずかであり、この期間以外においては、前記電圧変換回路 ( $U_b$ ) は低い電圧しか発生せず、電力損失が小さいため、前記電圧変換回路 ( $U_b$ ) を構成する素子の温度上昇もわずかである。

#### 【0030】

また、従来の光源装置の前記DC電源 ( $E_{m'}$ ) が、終始高い電圧を発生していたため、終始電力損失が大きかったものに比べ、本発明の前記ランプ点灯装置 ( $E_x$ ) を用いた場合は、前記DC電源 ( $E_m$ ) は、終始低い電圧しか発生しないため、終始昇圧比が小さいため電力損失も小さく、前記DC電源 ( $E_m$ ) を構成する素子の温度上昇を終始低い水準に抑えることができる。

#### 【0031】

さらに、従来の前記ランプ点灯装置 ( $E_{x'}$ ) においては、ランプ点灯シーケンスにおけるほとんどを占めるアーク放電の期間においては、低い電圧の供給しか必要としないにもかかわらず、高い電圧が供給されていたため、ほとんどの期間において電力損失が大きかったものに比べ、本発明の前記放電駆動回路 ( $U_x$ ) は、ほとんどの期間を占めるアーク放電の期間において前記電圧変換回路 ( $U_b$ ) からは低い電圧しか給電されず、よって降圧比が小さいため電力損失も小さく、また、無負荷開放電圧およびグロー放電の期間は、元々降圧比が小さいため電力損失も小さく、したがって、終始電力損失が小さく、前記放電駆動回路 ( $U_x$ ) を構成する素子の温度上昇を終始低い水準に抑えることができる。

#### 【0032】

なお、光源装置において、前記ランプ点灯装置 ( $E_x$ ) が、図13に示したような、前記昇圧回路 ( $U_{b'}$ ) を含むDC電源から給電を受けようとする場合、本発明の一実施態様として、本発明の前記電圧変換回路 ( $U_b$ ) が、前記昇圧回路 ( $U_{b'}$ ) を兼ねるように構成してもよい。その際、前記電圧変換回路 ( $U_b$ ) に対し、前記したような力率改善回路としての機能を付加させても、本発明は無関係に作用する（後述する第2の実施例を参照）。

#### 【0033】

ここで、前記アーク放電検知回路 ( $U_a$ ) が出力する、前記アーク放電移行信

号 (S a) の生成に関して補足しておく。前記放電ランプ (L d) の放電状態がアーク放電状態であるか、それともグロー放電状態または (非放電の) 無負荷開放電圧印加状態であるかを前記アーク放電検知回路 (U a) が判定する場合は、適当なランプ電流 (I L) 供給のもとで、ランプ電圧 (V L) が、適当に定めたしきい電圧以下であるかどうかにより判定することができる。

#### 【0034】

前記したように、前記放電ランプ (L d) が、放電空間の容積 1 立方ミリメートルあたり 0.15 mg 以上の水銀を含む典型的な高圧水銀放電ランプの場合、グロー放電時のランプ電圧は 170 V 程度以上、アーク放電に移行直後のランプ電圧は 8 ~ 15 V 程度であるから、例えば、しきい電圧として 100 V を設定し、ランプ電圧 (V L) が、この電圧以下であればアーク放電状態、そうでなければ、グロー放電状態または (非放電の) 無負荷開放電圧印加状態であると判断できる。

#### 【0035】

ただし、アーク放電状態であると判定されたとしても、その判定に基づいて、直ちに前記アーク放電移行信号 (S a) を偽論理から真論理に遷移させてよいかどうかについては注意が必要である。それは、アーク放電に移行したとしても、グロー放電状態に戻る場合があるからである。

#### 【0036】

例えば、図 12 b に示すように、時点 (t a 1) においてグロー放電からアーク放電に移行後に、再度グロー放電の期間 ( $\tau 13$ ) が生じる場合があり、あるいは、図 12 c に示すように、グロー放電を経ずに直接アーク放電に移行後に、グロー放電の期間 ( $\tau 13$ ) が生じる場合もあるし、さらに複雑な経緯をたどる場合もある。

#### 【0037】

したがって、前記したランプ電圧 (V L) が、適当に定めたしきい電圧以下であるかどうかにより、アーク放電に移行したと判定されたとしても、この判定結果に基づいて、前記アーク放電移行信号 (S a) を偽論理から真論理に遷移させる場合には、適当な猶予期間を設け、その猶予期間内にランプ電圧 (V L) がし

きい電圧以上に戻れば、アーク放電に移行したと判定される前の状態に直ちにリセットされるようにするべきである。

#### 【0038】

ところで、このように前記放電ランプ (L d) がアーク放電に移行後にグロー放電状態に戻る場合があるのは、前記放電ランプ (L d) の電極に、水銀などの非気体の放電媒質が付着している場合は、熱電子放出機構とは別のアーク放電が発生し、放電により前記非気体の放電媒質が蒸発し、枯渇した時点でグロー放電に戻るためである。

#### 【0039】

前記放電ランプ (L d) に封入される放電媒質の量は、有限のバラツキ内に限定され、また、前記放電駆動回路 (U x) における、アーク放電移行直後のランプ電圧 (V L) やランプ電流 (I L)、すなわちアーク放電移行直後にランプに投入される電力は、有限のバラツキ内に限定されるため、グロー放電への戻りを伴うようなアーク放電の継続時間には、最大限度が存在する。この時間の最大限度、すなわち放電開始からアーク放電移行完了に要する時間についての最長所要時間 ( $\tau_{wf}$ ) は、複数のランプについて、場合によっては複数のランプ点灯装置について、実測を行って決めればよい。

#### 【0040】

前記したように、前記放電ランプ (L d) がアーク放電に移行したかどうかは、ランプ電圧 (V L) が、適当に定めたしきい電圧以下であるかどうかにより判定することができ、またこの判定結果に基づいて、前記アーク放電移行信号 (S a) を偽論理から真論理に遷移させる場合に、適当な猶予期間を設けるようして前記アーク放電移行信号 (S a) を生成できるが、この猶予期間として、前記最長所要時間 ( $\tau_{wf}$ ) を設定することにより、前記アーク放電移行信号 (S a) を偽論理から真論理に遷移させた後に、グロー放電に戻ることを防止することができる。

#### 【0041】

なお、前記最長所要時間 ( $\tau_{wf}$ ) は、前記放電ランプ (L d) における非気体の放電媒質の封入量や、アーク放電移行直後のランプ電流 (I L) の設定に依

存するが、通常は2～4秒間程度である。

#### 【0042】

前記したグロー放電への戻りについては、もし前記アーク放電移行信号 (S a) を偽論理から真論理に遷移させた後でそれが実際に起こってしまった場合は、単に前記アーク放電移行信号 (S a) を真論理から偽論理に戻せばよい。これを受けて前記電圧変換回路 (U b) は、前記放電駆動回路 (U x) への供給電圧を上昇させるが、その上昇速度が遅いときは、グロー放電へもどろうとした時点で立消える場合もあるが、そのような場合は、前記放電駆動回路 (U x) は、前記アーク放電移行信号 (S a) を偽論理にしたまま、無負荷開放電圧の印加からのシーケンスを再試行すればよい。因みに、ランプを消灯しているときの前記アーク放電移行信号 (S a) の状態は、ランプに関する観点からは真偽何れでもよいが、そのような休止状態において前記電圧変換回路 (U b) が高い電圧を供給し続けることの利点はないため、前記アーク放電移行信号 (S a) は真論理にしておくといよい。

#### 【0043】

また、前記した、前記第2の電圧 (V t 2) として選ぶべき、前記放電駆動回路 (U x) が定常アーク放電における最高電圧を出力するために足る電圧値について補足しておく。定常アーク放電状態でのランプ電圧は、放電空間に封入される放電媒質の量や対向配置された電極の間隙の距離に依存するため、前記放電ランプ (L d) の製造バラツキの影響を受ける。また、同じランプであっても、前記放電ランプ (L d) の累積点灯時間の増加に伴って電極の消耗が進むため、電極の間隙の距離も増加することにより、定常アーク放電状態でのランプ電圧は徐々に高くなる。

#### 【0044】

ランプの累積点灯時間が増加すると、蒸発した電極材料が前記放電ランプ (L d) の封体ガラスに堆積する量も増えるため、前記封体ガラスの光透過率が低下し、ランプの発光が暗くなる。また、ランプの累積点灯時間が増加して電極の間隙の距離が増加すると、ランプの点光源としての近似度が低下するため、例えばプロジェクタなどの光学装置の場合には、光の利用効率も低下し、投影画面が暗



くなる。このように、定常アーク放電におけるランプ電圧が高くなることはランプが寿命末期に近づいていることを示すため、実用上の観点から、定常アーク放電における最高電圧を仕様として決めることができる。

#### 【0045】

また仮に、ランプの発光や投影画面が暗くなることを厭わずに使い続けた場合、最終的には前記放電ランプ (L d) の破損によって寿命を終わることになるが、ランプの破損モードの一つに破裂があり、この現象は危険が伴うため、安全上の観点からも、定常アーク放電における最高電圧を仕様として決め、その電圧に達した場合は、前記放電駆動回路 (U x) は前記放電ランプ (L d) の点灯を中断するように構成すべきである。

#### 【0046】

定常アーク放電における最高電圧が決まれば、前記放電ランプ (L d) の代わりに可変抵抗負荷を接続し、前記抵抗負荷の抵抗値を徐々に増加して、実際に前記最高電圧を生ずる抵抗値を見出し、この状態で、前記放電駆動回路 (U x) への給電電圧を徐々に低下させて行ったら、前記最高電圧を維持できなくなる直前の前記放電駆動回路 (U x) への給電電圧が、前記した前記第2の電圧 ( $V_{t2}$ ) として選ぶべき、前記放電駆動回路 (U x) が定常アーク放電における最高電圧を出力するために足る電圧値となる。

#### 【0047】

なお、前記放電駆動回路 (U x) が、例えば後述する実施例で示すような降圧チョッパにより構成される場合、前記第2の電圧 ( $V_{t2}$ ) は、定常アーク放電における前記最高電圧を降圧チョッパスイッチ素子のデューティサイクル比の最大値 (後述する実施例の説明における  $D_{Xmax}$ ) で除した値に概ね等しくなる。

#### 【0048】

次に、本発明の請求項2の発明の作用について説明する。図2は本発明の請求項2の発明のランプ点灯装置 (E x) の構成を示すブロック図である。この図においては、前記電圧変換回路 (U b) は、昇圧チョッパにより構成されている。

#### 【0049】

昇圧チョッパの昇圧動作については、先ず、電圧変換制御回路 (F b) からのゲート駆動信号 (S b g) に基づき、ゲート駆動回路 (G b) を介して F E T 等のスイッチ素子 (Q b) をオンにして、前記 D C 電源 (E m) からの入力をコイル (L b) を介してコモンライン (C m n) に接続することにより、コイル (L b) に磁気エネルギーを蓄積し、次に、前記スイッチ素子 (Q b) をオフにして、コイル (L b) に蓄積された磁気エネルギーを解放することにより、前記 D C 電源 (E m) の電圧よりも高い電圧を発生させ、フライホイールダイオード (D b) を介して平滑コンデンサ (C b) に電荷を蓄積する。このような前記スイッチ素子 (Q b) のオンとオフとを周期的に繰り返すことにより、前記電圧変換回路 (U b) の出力として、前記 D C 電源 (E m) の電圧よりも高い電圧に変換する。

#### 【0050】

前記電圧変換制御回路 (F b) は、前記電圧変換回路 (U b) の出力電圧、すなわち前記平滑コンデンサ (C b) の電圧を、例えば分圧抵抗などにより構成される電圧検出手段 (V b) により測定し、前記電圧変換回路 (U b) の出力電圧が所期の目標電圧になるよう、フィードバック的に、前記スイッチ素子 (Q b) のオンとオフの周期に対するオン期間の比、すなわちデューティサイクル比を調節する。

#### 【0051】

このような昇圧チョッパにより構成される前記電圧変換回路 (U b) の場合、昇圧チョッパの動作を停止させる、すなわち前記スイッチ素子 (Q b) が定常的にオフ状態になると、前記放電駆動回路 (U x) へは、前記 D C 電源 (E m) の電圧がそのまま給電される特徴がある。

#### 【0052】

この特徴を利用して、前記第2の電圧 (V t 2) として、前記放電駆動回路 (U x) が定常アーク放電における最高電圧を出力するために足る電圧値を前記 D C 電源 (E m) が供給できるようにしておけば、前記電圧変換回路 (U b) は、真論理の前記アーク放電移行信号 (S a) を受けたときは、昇圧チョッパの動作を停止させることにより、前記ランプ点灯装置 (E x) としての所期の動作を達

成することができる。

#### 【0053】

すなわち、前記電圧変換回路 (U b) は、偽論理の前記アーク放電移行信号 (S a) を受けたときは、前記放電駆動回路 (U x) が無負荷開放電圧を出力するために足る電圧値として選ばれた前記第 1 の電圧 (V t 1) を前記した所期の目標電圧として、この電圧まで、前記 DC 電源 (E m) の電圧を昇圧して前記放電駆動回路 (U x) に給電する。逆に、前記電圧変換回路 (U b) は、真論理の前記アーク放電移行信号 (S a) を受けたときは、前記 DC 電源 (E m) の電圧がそのまま放電駆動回路 (U x) に給電され、その電圧は、放電駆動回路 (U x) が定常アーク放電における最高電圧を出力するために足る電圧、すなわち前記第 2 の電圧 (V t 2) 以上の電圧であるため、昇圧チョッパが動作を停止しても、その後のアーク放電を維持することができる。

#### 【0054】

以上述べたように、本発明の請求項 2 の発明のランプ点灯装置 (E x) においては、高い電圧が必要な、無負荷開放電圧の印加とグロー放電の維持の必要のある極めて短時間の期間にのみ限定して、前記電圧変換回路 (U b) の昇圧チョッパが動作し、この期間以外の期間、すなわちランプ点灯のほとんどの期間においては、前記電圧変換回路 (U b) の昇圧チョッパは停止しているため、スイッチ素子 (Q b) のスイッチング損失は極めて短時間の期間にのみ限定して発生するに過ぎず、したがって、その期間のスイッチ素子 (Q b) の温度上昇は極わずかであるため、放熱構造が非常に簡単で済む利点がある。

#### 【0055】

なお、ここで述べたように構成した、本発明の請求項 2 の発明のランプ点灯装置 (E x) においては、前記 DC 電源 (E m) の供給電圧が高い方に変動して、仮に、前記第 1 の電圧 (V t 1) より高くなった場合は、前記電圧変換回路 (U b) が偽論理の前記アーク放電移行信号 (S a) を受けたときにも、前記電圧変換回路 (U b) の昇圧チョッパは停止したままとなるため前記ランプ点灯装置 (E x) としての動作に全く問題は無い。

#### 【0056】

次に、本発明の請求項 3 の発明の作用について説明する。前記放電ランプ (Ld) がアーク放電に移行したかどうかは、ランプ電圧 ( $V_L$ ) が、適当に定めたい電圧以下であるかどうかにより判定することができ、またこの判定結果に基づいて、前記アーク放電移行信号 ( $S_a$ ) を偽論理から真論理に遷移させることができることについては、先に述べた通りである。

#### 【0057】

このように、比較的複雑な信号処理により、アーク放電移行に関して実際に生じる現象に基づいて前記アーク放電移行信号 ( $S_a$ ) を生成する代わりに、アーク放電移行に関して実際に生じる現象とは無関係に、毎回のランプ点灯の度に同じ条件にて前記アーク放電移行信号 ( $S_a$ ) を生成する方法とすることもできる。

#### 【0058】

スタータ ( $U_i$ ) については、例えばパルス高電圧を発生するものの場合、最初の 1 発で放電始動に成功するとは限らないため、通常は、数ヘルツから数キロヘルツの繰り返しレートで動作させ放電始動の試行を行うが、何らかの理由により、それでも放電始動しない場合には、安全のためにも、有限の時間内で放電始動の試行の継続を中断するように前記放電駆動回路 ( $U_x$ ) を構成する。したがって、通常は、前記スタータ ( $U_i$ ) が動作を継続することのできる時間について、例えば 3 秒間などの、予め定めた最長継続時間 ( $\tau_{wi}$ ) が設けられる。

#### 【0059】

したがって、前記ランプ点灯装置 ( $E_x$ ) が前記スタータ ( $U_i$ ) の動作を開始した時点から、アーク放電への移行が完了するまでの時間についての最長時間は、前記最長継続時間 ( $\tau_{wi}$ ) の満了直前に放電始動し、かつ前記最長所要時間 ( $\tau_{wf}$ ) を要してアーク放電への移行が完了する場合を想定することにより計算することができ、前記最長継続時間 ( $\tau_{wi}$ ) と前記最長所要時間 ( $\tau_{wf}$ ) の和によって求められる。

#### 【0060】

すなわち、前記ランプ点灯装置 ( $E_x$ ) は、前記スタータ ( $U_i$ ) の動作を開始した時点から、概ね、前記最長継続時間 ( $\tau_{wi}$ ) と前記最長所要時間 ( $\tau_{wf}$ )

f) の和によって求められる、略一定の前記アーク放電移行待機時間 ( $\tau_{wt}$ ) 経過後に、前記アーク放電移行信号 ( $S_a$ ) を偽論理から真論理に遷移させるようにすればよい。

#### 【0061】

このように、アーク放電移行に関して実際に生じる現象とは無関係に、毎回のランプ点灯の度に同じ条件にて前記アーク放電移行信号 ( $S_a$ ) を生成する方法の場合、真に必要な以上の時間にわたって前記電圧変換回路 ( $U_b$ ) を動作させ、したがって、前記電圧変換回路 ( $U_b$ ) に余計な損失を発生させる可能性があるという欠点があるが、処理が非常に簡単で、確実であるという利点がある。

#### 【0062】

なお、前記したように、前記最長所要時間 ( $\tau_{wf}$ ) が2～4秒間程度、また前記最長継続時間 ( $\tau_{wi}$ ) が3秒間程度、したがって、前記アーク放電移行待機時間 ( $\tau_{wt}$ ) は5～7秒間の程度であるため、前記電圧変換回路 ( $U_b$ ) に余計な損失を発生させる可能性があるとしても、非常に短時間であることに変わりはなく、従来の技術からの改善は著しい。

#### 【0063】

以上の説明においては、前記アーク放電検知回路 ( $U_a$ ) は、前記放電駆動回路 ( $U_x$ ) や前記電圧変換回路 ( $U_b$ ) とは別に設置されているように記載したが、前記アーク放電検知回路 ( $U_a$ ) が何れの場所に含まれているかは、明らかに本発明の本質とは無関係であり、前記放電駆動回路 ( $U_x$ ) または前記電圧変換回路 ( $U_b$ ) の内部に含まれるように構成してもよい。

#### 【0064】

##### 【実施例】

まず、本発明のランプ点灯装置の第1の実施例について説明する。説明は、本発明の請求項1の発明に基づき行う。図3は、ランプ点灯装置 ( $E_x$ ) の簡略化された構成を示すものである。

#### 【0065】

ランプ点灯装置 ( $E_x$ ) において、降圧チョッパにより構成される放電駆動回路 ( $U_x$ ) は、電圧変換回路 ( $U_b$ ) より電圧の供給を受けて動作する。前記放

電駆動回路 ( $U_x$ ) においては、FET等のスイッチ素子 ( $Q_x$ ) によって電圧変換回路 ( $U_b$ ) よりの電流をオン・オフし、チョークコイル ( $L_x$ ) を介して平滑コンデンサ ( $C_x$ ) に充電が行われ、この電圧が放電ランプ ( $L_d$ ) に印加され、前記放電ランプ ( $L_d$ ) に電流を流すことができるように構成されている。

#### 【0066】

なお、前記スイッチ素子 ( $Q_x$ ) がオン状態の期間は、前記スイッチ素子 ( $Q_x$ ) を通じた電流により、直接的に前記平滑コンデンサ ( $C_x$ ) への充電と負荷である前記放電ランプ ( $L_d$ ) への電流供給が行われるとともに、前記チョークコイル ( $L_x$ ) に磁気エネルギーを蓄え、前記スイッチ素子 ( $Q_x$ ) がオフ状態の期間は、前記チョークコイル ( $L_x$ ) に蓄えられたエネルギーを解放して、フライホイールダイオード ( $D_x$ ) を介して前記平滑コンデンサ ( $C_x$ ) への充電と前記放電ランプ ( $L_d$ ) への電流供給が行われる。

#### 【0067】

スタータ ( $U_i$ ) においては、抵抗 ( $R_i$ ) を介して、無負荷開放電圧発生期間に印加されるランプ電圧 ( $V_L$ ) によってコンデンサ ( $C_i$ ) が充電される。ゲート駆動回路 ( $G_i$ ) を活性化すると、サイリスタ等よりなるスイッチ素子 ( $Q_i$ ) が導通することにより、前記コンデンサ ( $C_i$ ) がトランス ( $K_i$ ) の1次側巻線 ( $P_i$ ) を通じて放電し、2次側巻線 ( $H_i$ ) に高電圧パルスが発生する。

#### 【0068】

前記スタータ ( $U_i$ ) の前記2次側巻線 ( $H_i$ ) に発生した高電圧は、前記放電駆動回路 ( $U_x$ ) の出力電圧に重畳されて電極 ( $E_1$ ,  $E_2$ ) 間に印加され、放電ランプ ( $L_d$ ) の前記電極 ( $E_1$ ,  $E_2$ ) の間隙において絶縁破壊を発生させ、放電を始動することができる。

#### 【0069】

放電駆動制御回路 ( $F_x$ ) はあるデューティサイクル比を有するゲート駆動信号 ( $S_{xg}$ ) を生成し、前記ゲート駆動信号 ( $S_{xg}$ ) は、ゲート駆動回路 ( $G_x$ ) を介して、前記スイッチ素子 ( $Q_x$ ) のゲート端子に加えられることにより

、前記した電圧変換回路 (U b) よりの電流のオン・オフが制御される。

#### 【0070】

前記放電ランプ (L d) の電極 (E 1, E 2) 間を流れるランプ電流 (I L) と、電極 (E 1, E 2) 間に発生するランプ電圧 (V L) とは、電流検出手段 (I x) と、電圧検出手段 (V x) とによって、検出できるように構成される。なお、前記電流検出手段 (I x) については、シャント抵抗を用いて、また前記電圧検出手段 (V x) については、分圧抵抗を用いて簡単に実現することができる。

#### 【0071】

前記電流検出手段 (I x) よりのランプ電流信号 (S x i)、および前記電圧検出手段 (V x) よりのランプ電圧信号 (S x v) は、放電駆動制御回路 (F x) に入力され、その時点における放電ランプ (L d) の放電状態の別、すなわち非放電状態であるか、グロー放電状態であるか、アーク放電状態であるかなどに基づいて、ランプ電流 (I L) やランプ電圧 (V L) が、あるいはこれら電流と電圧の積であるランプ電力が、その目標値との差が減少するように、前記ゲート駆動信号 (S x g) のデューティサイクル比がフィードバック的に制御される。

#### 【0072】

図 4 は、前記した図 3 に記載の前記放電駆動制御回路 (F x) の簡略化された構成を示すものである。

前記ランプ電圧信号 (S x v) は、総合制御部 (X p u) のなかの A/D 変換器 (A d c) に入力されて、適当な桁数を有するデジタルのランプ電圧データ (S q v) に変換され、マイクロプロセッサユニット (M p u) に入力される。

#### 【0073】

ここで、前記マイクロプロセッサユニット (M p u) は、CPU やプログラムメモリ、データメモリ、クロックパルス発生回路、タイムカウンタ、デジタル信号の入出力のための I/O 制御器などを含む。

#### 【0074】

前記マイクロプロセッサユニット (M p u) は、前記ランプ電圧データ (S q v) を参照した計算や、その時点の系の状態に応じた条件判断に基づき、後述す

る駆動能力制御回路（U d）のための、チョッパ能力制御目標データ（S q t）を生成する。前記チョッパ能力制御目標データ（S q t）は、D A変換器（D a c）によって、アナログのチョッパ能力制御目標信号（S t）に変換され、駆動能力制御回路（U d）に入力される。

#### 【0075】

また、前記マイクロプロセッサユニット（M p u）は、前記アーク放電検知回路（U a）を兼ねており、前記アーク放電移行信号（S a）を出力する機能を有し、前記ランプ電圧データ（S q v）などを参照したプログラム処理に基づく条件判断に従って、ハイまたはローレベルの論理信号として、前記アーク放電移行信号（S a）を前記電圧変換回路（U b）に送信する。

#### 【0076】

許容されるランプ電流（I L）の上限値、すなわち許容ランプ電流上限値 I L m a x を規定するためのランプ電流上限信号（S k）が、ランプ電流上限信号発生回路（U c）により発生され、駆動能力制御回路（U d）に入力される。

#### 【0077】

前記駆動能力制御回路（U d）内においては、前記チョッパ能力制御目標信号（S t）は、必要に応じて設ける増幅器またはバッファ（A d 1）とダイオード（D d 1）を介して、さらに、前記ランプ電流上限信号（S k）は、必要に応じて設ける増幅器またはバッファ（A d 2）とダイオード（D d 2）を介して、ともにプルアップ抵抗（R d 1）の一端に接続され、チョッパ駆動目標信号（S d 2）が生成される。なお、前記プルアップ抵抗（R d 1）の他端は適当な電圧を有する基準電圧源（V d 1）に接続される。

#### 【0078】

したがって前記チョッパ駆動目標信号（S d 2）は、前記チョッパ能力制御目標信号（S t）に対応する信号（S d 3）または前記ランプ電流上限信号（S k）に対応する信号（S d 4）のうちの、何れか大きくない方が選択された信号となる。

#### 【0079】

すなわち、前記総合制御部（X p u）が、例えば、定格電力に対応する定数を



前記ランプ電圧データ (S<sub>qv</sub>) で除算して、定格電力を達成するためのランプ電流 (I<sub>L</sub>) の値を算出し、この値に対応するものとして生成するなど、何らかの方法で前記チョッパ能力制御目標信号 (S<sub>t</sub>) を生成したとして、仮にこれが不適当であった場合でも、前記駆動能力制御回路 (U<sub>d</sub>) 内において、ハードウェア的に、ランプ電流 (I<sub>L</sub>) が前記ランプ電流上限信号 (S<sub>k</sub>) を超えないように、前記チョッパ駆動目標信号 (S<sub>d2</sub>) が制限されることになる。

#### 【0080】

因みに、前記した A/D 変換器 (A<sub>dc</sub>) やマイクロプロセッサユニット (M<sub>pu</sub>) を介した制御は、動作速度が遅い（もしくは速いものとする高コストとなる）ため、例えばランプの放電状態が急変するなどの事態が生じた場合には、その動作遅れによって、前記したチョッパ能力制御目標信号 (S<sub>t</sub>) の不適当が発生し得るため、このような電流制限機能をハードウェア的に構成することは、ランプやランプ点灯装置の保護の観点からも有益なことである。

#### 【0081】

一方、前記ランプ電流信号 (S<sub>xi</sub>) は、必要に応じて設ける増幅器またはバッファ (A<sub>d3</sub>) とダイオード (D<sub>d3</sub>) を介して、一端がグランドに接続されたプルダウン抵抗 (R<sub>d5</sub>) の他端に接続され、制御対象信号 (S<sub>d5</sub>) が生成される。

#### 【0082】

さらに、前記ランプ電圧信号 (S<sub>xv</sub>) は、比較器 (C<sub>mv</sub>) によって、前記した無負荷開放電圧に対応する電圧を有する基準電圧源 (V<sub>d2</sub>) の電圧と比較され、もし、前記ランプ電圧信号 (S<sub>xv</sub>) が、無負荷開放電圧より高い場合は、トランジスタ (Q<sub>d1</sub>) がオフまたは能動状態になり、適当な電圧源 (V<sub>d3</sub>) から、抵抗 (R<sub>d4</sub>) とダイオード (D<sub>d4</sub>) を介して、前記プルダウン抵抗 (R<sub>d5</sub>) に電流を流すことにより、前記制御対象信号 (S<sub>d5</sub>) の水準を上げるように動作する。

#### 【0083】

逆に前記ランプ電圧信号 (S<sub>xv</sub>) が、無負荷開放電圧より低い場合は、前記トランジスタ (Q<sub>d1</sub>) がオン状態になるため、前記電圧源 (V<sub>d3</sub>) からの電

流は短絡され、前記制御対象信号 (S d 5) は、前記ランプ電流信号 (S x i) に対応するものとなる。

#### 【0084】

何となれば、前記のプルダウン抵抗 (R d 5) とダイオード (D d 3)、ダイオード (D d 4) よりなる回路は、各ダイオードのアノード側の信号 (S d 6) と信号 (S d 7) の何れか小さくない方に対応する電圧が選択されてプルダウン抵抗 (R d 5) に発生するからである。

#### 【0085】

なお、前記比較器 (C m v) については、その出力端子と非反転入力端子に正帰還抵抗を挿入する (図示を省略) などして、比較動作にヒステリシスを持たせることにより、比較出力が変化する際の意図しない発振現象を防止することができる。

#### 【0086】

このように構成したことにより、たとえ出力電流がほとんど停止して、前記ランプ電流信号 (S x i) がほとんど入らない状態であっても、前記ランプ電圧信号 (S x v) が、前記無負荷開放電圧より高くなろうとすると、前記制御対象信号 (S d 5) が急速に上昇することにより、ランプ電圧 (V L) は、概略無負荷開放電圧以下に、常にハードウェア的に制限される。

#### 【0087】

前記チョップパ駆動目標信号 (S d 2) は、抵抗 (R d 2) と抵抗 (R d 3) で分圧されて、演算増幅器 (A d e) の反転入力端子に入力される。一方、前記制御対象信号 (S d 5) は、前記演算増幅器 (A d e) の非反転入力端子に入力される。そして、前記演算増幅器 (A d e) の出力信号 (S d 1) は、積分コンデンサ (C d 1) とスピードアップ抵抗 (R d 6) を介して反転入力端子にフィードバックされているため、前記演算増幅器 (A d e) は、前記チョップパ駆動目標信号 (S d 2) の抵抗 (R d 2) と抵抗 (R d 3) による分圧電圧に対する、前記制御対象信号 (S d 5) の電圧の差を積分する、誤差積分回路としてはたらく。

#### 【0088】

時定数を決めるための抵抗 (R d 0) とコンデンサ (C d 0) が接続された発振器 (O s c) は、図 5 の a に示すような鋸歯状波信号 (S d 0) を発生し、この鋸歯状波信号 (S d 0) と、前記誤差積分回路の出力信号 (S d 1) とは、比較器 (C m g) で比較される。

#### 【0089】

ただし比較に際しては、前記誤差積分回路の出力信号 (S d 1) に対してオフセット電圧源 (V d 4) の電圧を加えた信号 (S d 8) と前記鋸歯状波信号 (S d 0) とが比較される。

#### 【0090】

前記鋸歯状波信号 (S d 0) の電圧が前記信号 (S d 8) の電圧よりも高い期間においてハイレベルとなる前記ゲート駆動信号 (S x g) が生成され、前記駆動能力制御回路 (U d) から出力される。

#### 【0091】

前記したように、前記信号 (S d 8) は誤差積分回路の出力信号 (S d 1) にオフセットを加えたものであるため、前記誤差積分回路の出力信号 (S d 1) が仮に零であったとしても、前記ゲート駆動信号 (S x g) のデューティサイクル比は、100%より小さいある最大値、すなわち最大デューティサイクル比  $D X_{max}$  以下になるように構成されている。

#### 【0092】

図 5 の a および b には、前記誤差積分回路の出力信号 (S d 1)、およびこれに対してオフセットを加えた信号 (S d 8)、前記鋸歯状波信号 (S d 0) と前記ゲート駆動信号 (S x g) の関係が示されている。前記放電駆動制御回路 (F x) から出力された前記ゲート駆動信号 (S x g) が、前記ゲート駆動回路 (G x) に入力されることにより、結果として、前記ランプ電流信号 (S x i) および前記ランプ電圧信号 (S x v) が、スイッチ素子 (Q x) の動作にフィードバックされたフィードバック制御系が完成する。

#### 【0093】

なお、前記図 4 に記載の前記駆動能力制御回路 (U d) の構成に際しては、前記演算増幅器 (A d e) や発振器 (O s c)、比較器 (C m g) などが集積され

た市販の集積回路として、テキサスインスツルメンツ社製 TL494 などを利用することができる。

#### 【0094】

一方、図3においては、前記図2におけるものと同様の、昇圧チョッパにより構成された電圧変換回路 (U b) を記載してある。図6は、前記した図3に記載の前記電圧変換制御回路 (F b) の簡略化された構成を示すものである。

#### 【0095】

電圧検出手段 (V b) よりの前記電圧変換回路 (U b) の出力電圧を検出した変換出力電圧信号 (S b v) は、演算増幅器 (A b 1) の非反転入力端子に入力される。前記演算増幅器 (A b 1) の反転入力端子には、抵抗 (R e 2) と抵抗 (R e 3) の合成抵抗と抵抗 (R e 1) とによって適当な基準電圧源 (V b 1) の電圧を分圧して生成した、前記変換出力電圧信号 (S b v) の目標値に対応する制御目標信号 (S b 1) が入力される。前記演算増幅器 (A b 1) の出力信号は、積分コンデンサ (C b 1) を介して反転入力端子にフィードバックされているため、前記演算増幅器 (A b 1) は、制御目標信号 (S b 1) の電圧に対する、前記変換出力電圧信号 (S b v) の電圧の差を積分する、誤差積分回路としてはたらく。

#### 【0096】

前記演算増幅器 (A b 1) より出力された信号 (S b 2) は、オフセット電圧源 (V b 0)、比較器 (C m b g)、発振器 (O s c b) より構成される PWM 回路 (U g) により前記ゲート駆動信号 (S b g) に変換される。なお、この PWM 回路 (U g) は、図4に記載のオフセット電圧源 (V d 4)、比較器 (C m g)、発振器 (O s c) より構成される PWM 回路について説明したものと同様の原理により動作する。このような前記電圧変換回路 (U b) の構成により、前記変換出力電圧信号 (S b v) の前記制御目標信号 (S b 1) に対する誤差が小さくなるよう、前記変換出力電圧信号 (S b v) の電圧が、すなわち前記電圧変換回路 (U b) の出力電圧がフィードバック制御される。

#### 【0097】

前記図6に記載の前記電圧変換制御回路 (F b) の構成に際しては、前記演算

増幅器 (A b 1) や発振器 (O s c b)、比較器 (C m b g) などが集積された市販の集積回路として、テキサスインスツルメンツ社製 T L 4 9 4 などを利用することができる。

#### 【0098】

前記した、前記放電駆動回路 (U x) の前記放電駆動制御回路 (F x) の前記マイクロプロセッサユニット (M p u) から送信される前記アーク放電移行信号 (S a) は、分圧切換回路 (U p) の中の抵抗 (R e 4) を介してトランジスタ (Q e 1) のベースに入力され、前記アーク放電移行信号 (S a) がローレベルのときは前記トランジスタ (Q e 1) がオフ、前記アーク放電移行信号 (S a) がハイレベルのときは前記トランジスタ (Q e 1) がオンとなる。前記トランジスタ (Q e 1) がオンの場合は、前記抵抗 (R e 3) が短絡されるため、前記制御目標信号 (S b 1) は低い水準の電圧に、前記トランジスタ (Q e 1) がオフの場合は、前記抵抗 (R e 3) が短絡されないため、前記制御目標信号 (S b 1) は高い水準の電圧になる。

#### 【0099】

前記したように、前記制御目標信号 (S b 1) の電圧に対応するよう、前記電圧変換回路 (U b) の出力電圧がフィードバック制御されるから、前記アーク放電移行信号 (S a) が偽論理すなわちローレベルのときに前記電圧変換回路 (U b) の出力電圧が前記第1の電圧 (V t 1) になり、また前記アーク放電移行信号 (S a) が真論理すなわちハイレベルのときに前記電圧変換回路 (U b) の出力電圧が前記第2の電圧 (V t 2) になるよう、抵抗 (R e 2) および抵抗 (R e 3) の抵抗値を調節しておけばよい。

#### 【0100】

ここまで述べた、図3に記載の本発明のランプ点灯装置 (E x) の始動前、始動、グロー放電、およびアーク放電移行までの各過程と、実際的な制御とシーケンスに関しては以下ようになる。

#### 【0101】

前記ランプ点灯装置 (E x) を始動する際には、総合制御部 (X p u) は、前記アーク放電移行信号 (S a) を偽論理にすることにより前記電圧変換回路 (U

b) の出力電圧を前記第 1 の電圧 ( $V_{t1}$ ) 以上にした上で、前記したようにグロー放電のために、前記チョッパ駆動目標信号 ( $S_{d2}$ ) として前記ランプ電流上限信号 ( $S_k$ ) が選択されるよう、前記チョッパ能力制御目標信号 ( $S_t$ ) を十分に高く設定しておく。この時点では放電ランプ ( $L_d$ ) は消灯しており、ランプ電流 ( $I_L$ ) は流れないため、前記した無負荷開放電圧を発生する状態になる。この状態は、ランプ電圧 ( $V_L$ ) の時間経過を概念的に表した前記図 12 の a に記載の期間 ( $\tau_{11}$ ) に対応する。

#### 【0102】

ここで、時点 ( $t_{a0}$ ) においてスタータ ( $U_i$ ) を動作させることにより、前記したように前記電極 ( $E_1$ ,  $E_2$ ) の間に高電圧を印加して絶縁破壊を発生させて、期間 ( $\tau_{12}$ ) のグロー放電を開始させる。電極の温度が十分上昇すると、時点 ( $t_{a1}$ ) において、放電形態はアーク放電へと遷移する。

#### 【0103】

前記したように、ランプがアーク放電に移行するとランプ電圧 ( $V_L$ ) が急激に低下するから、AD変換器 ( $A_{dc}$ ) を介してランプ電圧信号 ( $S_{xv}$ ) を検出している総合制御部 ( $X_{pu}$ ) は、ランプ電圧 ( $V_L$ ) の急激な低下を検知することにより、ランプがアーク放電に移行したことを検知することができる。あるいは、図 12 の b に示すように、ランプがアーク放電に移行後にグロー放電に戻った後にアーク放電に再移行したり、あるいはこれを何度か繰り返した上でアーク放電に移行する場合に備えて、前記したような適当な猶予期間を含む処理に基づいて、ランプがアーク放電に移行したことを検知することができる。

#### 【0104】

ランプがアーク放電に移行したことを検知したならば、総合制御部 ( $X_{pu}$ ) は、前記アーク放電移行信号 ( $S_a$ ) を真論理にすることにより前記電圧変換回路 ( $U_b$ ) の出力電圧を前記第 2 の電圧 ( $V_{t2}$ ) 以上にした上で、それまでのグロー放電のために前記チョッパ駆動目標信号 ( $S_{d2}$ ) として前記ランプ電流上限信号 ( $S_k$ ) が選択されるよう、前記チョッパ能力制御目標信号 ( $S_t$ ) を十分に高く設定する動作に代えて、略定期的にランプ電圧 ( $V_L$ ) を検出し、設定されている目標電力を検出されたランプ電圧 ( $V_L$ ) で除して目標電流値を算

出し、これを前記チョッパ能力制御目標信号 ( $S_t$ ) として、繰り返し設定する動作を開始する。

#### 【0105】

前記したようにアーク放電の初期の期間においては、未だランプの温度が十分に高くなっておらず、算出された目標電流値が前記許容ランプ電流上限値  $I_{Lmax}$  を超えるために目標電流値を達成することができないが、時間の経過とともに、ランプの電圧が上昇して、算出された目標電流値が前記許容ランプ電流上限値  $I_{Lmax}$  以下となり、設定されている目標電力をランプに投入することができるようになる。

#### 【0106】

以上のように構成したことにより、前記のように総合制御部 ( $X_{pu}$ ) が、前記アーク放電移行信号 ( $S_a$ ) を偽論理にしている間は、前記電圧変換回路 ( $U_b$ ) の出力電圧は、前記放電駆動回路 ( $U_x$ ) が無負荷開放電圧を出力するために足る、前記第1の電圧 ( $V_{t1}$ ) が確保され、前記のように総合制御部 ( $X_{pu}$ ) が、前記アーク放電移行信号 ( $S_a$ ) を真論理にして以降は、前記電圧変換回路 ( $U_b$ ) の出力電圧は、前記放電駆動回路 ( $U_x$ ) が定常アーク放電における最高電圧を出力するために足る、前記第2の電圧 ( $V_{t2}$ ) が確保された、低い電圧になるため、前記電圧変換回路 ( $U_b$ ) および前記放電駆動回路 ( $U_x$ ) のスイッチング損失を低く抑えることができるようになる。

#### 【0107】

総合制御部 ( $X_{pu}$ ) が、ランプがアーク放電に移行したことを検知し、前記アーク放電移行信号 ( $S_a$ ) を真論理にするに際しては、前記した請求項3に記載に従って、スタータ ( $U_i$ ) の動作開始から、予め定めた略一定のアーク放電移行待機時間 ( $\tau_{wt}$ ) の後にそれを行うようにすることもできる。

#### 【0108】

この実施例について、若干補足をしておく。前記図6に記載の前記電圧変換制御回路 ( $F_b$ ) において、前記制御目標信号 ( $S_{b1}$ ) にコンデンサ ( $C_{e1}$ ) が設けられているが、これは、前記アーク放電移行信号 ( $S_a$ ) の遷移にともなう前記制御目標信号 ( $S_{b1}$ ) 切替わりを緩慢にすることにより、前記電圧変換

回路 (U b) の出力電圧が急激に変化することを避けるために設ける場合を例示するものである。

#### 【0109】

その理由は、アーク放電に移行して、前記電圧変換回路 (U b) が出力電圧を下げると、前記放電駆動回路 (U x) は、放電を維持するために、前記スイッチ素子 (Q x) のデューティサイクル比を上げなければならないが、もし、前記電圧変換回路 (U b) の出力電圧の低下があまりに急激であった場合、前記スイッチ素子 (Q x) のデューティサイクル比の上昇が追いつかず、ランプの放電が立消えしてしまう可能性があるからで、そのような現象が生じない場合は、前記コンデンサ (C e 1) は不要である。

#### 【0110】

なお、この実施例においては、前記放電駆動回路 (U x) のなかの前記マイクロプロセッサユニット (M p u) が、前記アーク放電検知回路 (U a) を兼ねており、したがって前記アーク放電移行信号 (S a) は前記放電駆動回路 (U x) から出力される例を示したが、以下において述べる他の実施例においても同様である。

#### 【0111】

次に、本発明のランプ点灯装置の第2の実施例について説明する。説明は、本発明の請求項1の発明に基づき行う。図7は、光源装置において、前記ランプ点灯装置 (E x) が、図13に示したような、前記昇圧回路 (U b') を含むDC電源から給電を受けようとする場合に、本発明の前記電圧変換回路 (U b) が、前記昇圧回路 (U b') を兼ね、かつ前記電圧変換回路 (U b) に対し、前記したような力率改善回路としての機能を付加させる場合の簡略化された一例を示すものである。

#### 【0112】

前記図3におけるものと同様の、降圧チョッパにより構成された放電駆動回路 (U x) および昇圧チョッパにより構成された電圧変換回路 (U b) を記載してある。ただし、電圧変換制御回路 (F b) には、電圧検出手段 (V b) により生成された変換出力電圧信号 (S b v) 以外にも、整流電圧検出手段 (V b e) に



より生成された整流電圧信号 (S b e) と、出力電流検出手段 (I b) により生成された出力電流信号 (S b i) が入力される。

#### 【0113】

図 8 は、前記した図 7 に記載の前記電圧変換制御回路 (F b) の簡略化された構成を示すものである。

必要に応じて設ける増幅器またはバッファ (A h 1) を介して入力された、前記変換出力電圧信号 (S b v) に対応する信号 (S h 1) は、演算増幅器 (A h 4) の反転入力端子に接続される。また、前記電圧変換回路 (U b) の出力電圧の目標値を決めるための、制御目標信号 (S h 0) が前記演算増幅器 (A h 4) の非反転入力端子に接続される。

#### 【0114】

そして、前記演算増幅器 (A h 4) の出力は、積分コンデンサ (C h 1) を介して反転入力端子にフィードバックされているため、前記演算増幅器 (A h 4) は、前記制御目標信号 (S h 0) により定められる出力電圧の目標値に対する、前記変換出力電圧信号 (S b v) に対応する前記信号 (S h 1) の電圧の差を積分する、誤差積分回路としてはたらき、出力電圧誤差積分信号 (S h 4) を生成する。

#### 【0115】

必要に応じて設ける増幅器またはバッファ (A h 2) を介して入力された、前記整流電圧信号 (S b e) に対応する信号 (S h 2) は、前記出力電圧誤差積分信号 (S h 4) とともに、乗算器 (M h 1) に入力され、これら 2 信号の乗算された、電流目標信号 (S h 5) が生成される。

#### 【0116】

なお、乗算に際しては、信号レベルの整合をとりやすくするために、前記信号 (S h 2) および前記出力電圧誤差積分信号 (S h 4) は、前記信号 (S h 2) の平均値によって規格化される。

#### 【0117】

一方、極性整合など、必要に応じて設ける増幅器またはバッファ (A h 3) を介して入力された、前記出力電流信号 (S b i) に対応する信号 (S h 3) は、

抵抗 (R h 1) と抵抗 (R h 2) により分圧され、演算増幅器 (A h 5) の反転入力端子に接続される。また、前記電流目標信号 (S h 5) が演算増幅器 (A h 5) の非反転入力端子に接続される。

#### 【0118】

そして、前記演算増幅器 (A h 5) の出力は、積分コンデンサ (C h 2) を介して反転入力端子にフィードバックされているため、前記演算増幅器 (A h 5) は、前記電流目標信号 (S h 5) により定められる出力電流の目標値に対する、前記出力電流信号 (S b i) に対応する前記信号 (S h 3) の電圧の差を積分する、誤差積分回路としてはたらき、出力電流誤差積分信号 (S h 6) を生成する。

#### 【0119】

オフセット電圧源 (V b 0)、比較器 (C m b g)、発振器 (O s c b) より構成される PWM 回路 (U g) のはたらきは、前記図 6 に記載のものと全く同様で、前記ゲート駆動信号 (S b g) が生成され、前記電圧変換制御回路 (F b) から出力される。

#### 【0120】

以上のような電圧変換制御回路 (F b) の構成により、電圧変換回路 (U b) は、力率改善回路の機能を有する昇圧回路としてはたらく。

#### 【0121】

すなわち、前記したように、前記制御目標信号 (S h 0) により定められる出力電圧の目標値に対する、前記変換出力電圧信号 (S b v) (に対応する信号) の差が、前記演算増幅器 (A h 4) などにより構成される誤差積分回路により積分された、前記出力電圧誤差積分信号 (S h 4) により回路が駆動されるため、電圧変換回路 (U b) の出力電圧は、常に目標値との差が小さくなるようにフィードバック制御され、安定化電源としてはたらく。

#### 【0122】

また、前記出力電圧誤差積分信号 (S h 4) は、前記乗算器 (M h 1) を用いて、前記整流電圧信号 (S b e) (に対応する信号) によって変調された、全波整流電圧波形を有する

前記電流目標信号 (S h 5) が生成され、そして、この前記電流目標信号 (S h 5) に対する、前記出力電流信号 (S b i) (に対応する信号) の差が、前記演算増幅器 (A h 5) などにより構成される誤差積分回路により積分された、前記出力電流誤差積分信号 (S h 6) により回路が駆動されるため、前記出力電流信号 (S b i) は、常に前記目標値との差が小さくなるようにフィードバック制御され、結果として、電圧変換回路 (U b) への商用電源 (A x) からの入力電流波形が、商用電源 (A x) の電圧と相似になって、高調波成分が抑制され、力率が改善される。

#### 【0123】

なお、前記図 13 に記載の電圧変換制御回路 (F b) の構成に際しては、前記演算増幅器 (A h 4) や乗算器 (M h 1)、演算増幅器 (A h 5)、発振器 (O s c b)、比較器 (C m b g) などが集積された市販の集積回路として、テキサスインスツルメンツ社製 U C 3 8 5 4 などを利用することができる。

#### 【0124】

前記した、前記放電駆動回路 (U x) の前記放電駆動制御回路 (F x) の前記マイクロプロセッサユニット (M p u) から送信される前記アーク放電移行信号 (S a) は、前記図 6 に記載のものと全く同様に動作する分圧切換回路 (U p) により、前記制御目標信号 (S h 0) が生成される。

#### 【0125】

したがって、前記制御目標信号 (S h 0) の電圧に対応するよう、前記電圧変換回路 (U b) の出力電圧がフィードバック制御されるから、前記アーク放電移行信号 (S a) が偽論理すなわちローレベルのときに前記電圧変換回路 (U b) の出力電圧が前記第 1 の電圧 (V t 1) になり、また前記アーク放電移行信号 (S a) が真論理すなわちハイレベルのときに前記電圧変換回路 (U b) の出力電圧が前記第 2 の電圧 (V t 2) になるよう、抵抗 (R e 2) および抵抗 (R e 3) の抵抗値を調節しておけばよい。

#### 【0126】

以上のように構成したことにより、前記電圧変換回路 (U b) は、力率改善回路としての機能を有し、かつ前記のように総合制御部 (X p u) が、前記アーク

放電移行信号 ( $S_a$ ) を偽論理にしている間は、前記電圧変換回路 ( $U_b$ ) の出力電圧は、前記放電駆動回路 ( $U_x$ ) が無負荷開放電圧を出力するために足る、前記第1の電圧 ( $V_{t1}$ ) が確保され、前記のように総合制御部 ( $X_{pu}$ ) が、前記アーク放電移行信号 ( $S_a$ ) を真論理にして以降は、前記電圧変換回路 ( $U_b$ ) の出力電圧は、前記放電駆動回路 ( $U_x$ ) が定常アーク放電における最高電圧を出力するために足る、前記第2の電圧 ( $V_{t2}$ ) が確保された、低い電圧になるため、前記電圧変換回路 ( $U_b$ ) および前記放電駆動回路 ( $U_x$ ) のスイッチング損失を低く抑えることができるようになる。

#### 【0127】

総合制御部 ( $X_{pu}$ ) が、ランプがアーク放電に移行したことを検知し、前記アーク放電移行信号 ( $S_a$ ) を真論理にするに際しては、前記した請求項3に記載に従って、スタータ ( $U_i$ ) の動作開始から、予め定めた略一定のアーク放電移行待機時間 ( $\tau_{wt}$ ) の後にそれを行うようにすることもできる。

#### 【0128】

次に、本発明のランプ点灯装置の第3の実施例について説明する。説明は、本発明の請求項2の発明に基づき行う。図9は、光源装置において、前記ランプ点灯装置 ( $E_x$ ) が、前記図13に示したような前記昇圧回路 ( $U_{b'}$ ) を、内部に持たないDC電源から給電を受けるものの場合の簡略化された一例を示すものである。

#### 【0129】

前記図3におけるものと同様の、降圧チョッパにより構成された放電駆動回路 ( $U_x$ ) および昇圧チョッパにより構成された電圧変換回路 ( $U_b$ ) を記載してある。この場合は、前記図13のようなダイオードブリッジ ( $H_r$ ) による整流回路では、商用電源 ( $A_s$ ) がAC100Vの地域では、前記第2の電圧 ( $V_{t2}$ ) として、前記放電駆動回路 ( $U_x$ ) が定常アーク放電における最高電圧を出力するために足る電圧値以上の電圧を供給することは困難であるため、整流回路の方式としてダイオード ( $D_{r1}$ ,  $D_{r2}$ )、平滑コンデンサ ( $C_{r1}$ ,  $C_{r2}$ ) よりなる倍電圧整流回路のものとしてある。

#### 【0130】

図10は、前記した図9に記載の前記電圧変換制御回路(Fb)の簡略化された構成を示すものである。電圧検出手段(Vb)よりの前記電圧変換回路(Ub)の出力電圧を検出した変換出力電圧信号(Sbv)は、演算増幅器(Ab1)の非反転入力端子に入力される。前記演算増幅器(Ab1)の反転入力端子には、抵抗(Rf2)と抵抗(Rf1)とによって適当な基準電圧源(Vb1)の電圧を分圧して生成した、前記変換出力電圧信号(Sbv)の目標値に対応する制御目標信号(Sb1)が入力される。

#### 【0131】

なお、演算増幅器(Ab1)およびオフセット電圧源(Vb0)、比較器(Cmbg)、発振器(Oscb)より構成されるPWM回路(Ug)のはたらきは、前記図6に記載のものと全く同様である。ただし、ダイオード(Df1, Df2)、抵抗(Rf5)のはたらきにより、前記演算増幅器(Ab1)から出力される信号(Sf1)、または前記放電駆動回路(Ux)から送信された前記アーク放電移行信号(Sa)が抵抗(Rf3)を介して入力される信号(Sf2)の何れか小さくない方が、信号(Sb2)として、前記PWM回路(Ug)への入力される。

#### 【0132】

前記PWM回路(Ug)は、前記信号(Sb2)の電圧が大きいほどゲート駆動信号(Sbg)のデューティサイクル比が小さくなるため、回路定数を適当に選択することにより、前記アーク放電移行信号(Sa)が偽論理すなわちローレベルのときに前記信号(Sf1)が選択され、前記アーク放電移行信号(Sa)が真論理すなわちハイレベルのときに前記信号(Sf2)が選択されるようにすることができる。ただし、前記信号(Sf2)が選択された状態では、ゲート駆動信号(Sbg)のデューティサイクル比が0、すなわち前記電圧変換回路(Ub)のチョップ回路が停止するように設定し、また、前記信号(Sf1)が選択された状態では、前記電圧変換回路(Ub)の出力電圧が前記第1の電圧(Vt1)になるように設定すればよい。

#### 【0133】

以上のように構成したことにより、前記のように総合制御部(Xpu)が、前

記アーク放電移行信号 ( $S_a$ ) を偽論理にしている間は、前記電圧変換回路 ( $U_b$ ) の昇圧チョッパが動作することにより、前記電圧変換回路 ( $U_b$ ) の出力電圧は、前記放電駆動回路 ( $U_x$ ) が無負荷開放電圧を出力するために足る、前記第1の電圧 ( $V_{t1}$ ) が確保され、前記のように総合制御部 ( $X_{pu}$ ) が、前記アーク放電移行信号 ( $S_a$ ) を真論理にして以降は、前記電圧変換回路 ( $U_b$ ) の昇圧チョッパが停止することにより、前記電圧変換回路 ( $U_b$ ) の出力電圧は、前記放電駆動回路 ( $U_x$ ) が定常アーク放電における最高電圧を出力するために足る、前記第2の電圧 ( $V_{t2}$ ) が確保された、前記DC電源 ( $E_m$ ) から供給される低い電圧になるため、前記電圧変換回路 ( $U_b$ ) のスイッチング損失を低く抑えることができるようになり、また前記放電駆動回路 ( $U_x$ ) のスイッチング損失は発生しなくなる。

#### 【0134】

なお、ここまでは放電ランプに放電電流を供給するためのランプ点灯装置の構造については、前記図3に記載のような、放電ランプに直流電圧を印加して放電させる方式のランプ点灯装置に関して述べたが、例えば前記放電駆動回路 ( $U_x$ ) の後段にフルブリッジインバータを設けて構成されるような、放電ランプに交流電圧を印加して放電させる方式のランプ点灯装置においても本発明の機能は無関係に機能する。また、放電ランプを始動する方法については、前記図3に記載のような、スタータ ( $U_i$ ) の高電圧パルス、電極 ( $E_1$ ,  $E_2$ ) 間に印加する方式のランプ点灯装置に関して述べたが、明らかにスタータ回路の方式や、さらに、両極の電極の何れかと、ランプ封体の放電空間包囲部の外面との間に高電圧を印加する方式、いわゆる外部トリガ方式やその他の方式のスタータを有するものにおいても本発明の機能は無関係に機能する。

#### 【0135】

図11は、放電ランプに交流電圧を印加する、外部トリガ方式のランプ点灯装置 ( $E_x$ ) の一実施例である。本図の回路は、前記図3の回路に対して、FET等のスイッチ素子 ( $Q_1$ ,  $Q_2$ ,  $Q_3$ ,  $Q_4$ ) を追加してフルブリッジインバータを構成することにより、放電ランプ ( $L_d'$ ) に交流的な放電電圧を印加することができるようにしてある。

**【0136】**

各スイッチ素子 ( $Q_1$ ,  $Q_2$ ,  $Q_3$ ,  $Q_4$ ) は、各ゲート駆動回路 ( $G_1$ ,  $G_2$ ,  $G_3$ ,  $G_4$ ) により駆動され、各ゲート駆動回路 ( $G_1$ ,  $G_2$ ,  $G_3$ ,  $G_4$ ) は、フルブリッジインバータの対角要素のスイッチ素子 ( $Q_1$ ,  $Q_4$ ) ( $Q_2$ ,  $Q_3$ ) が同時に導通するよう、インバータ制御回路 ( $H_c$ ) により制御される。

**【0137】**

また、図に記載の外部トリガ方式のスタータ ( $U_j$ ) の回路動作は、図3に記載のスタータ ( $U_i$ ) のものと基本的に同じである。すなわち、抵抗 ( $R_j$ ) を介して、無負荷開放電圧発生期間に印加されるランプ電圧 ( $V_L$ ) によってコンデンサ ( $C_j$ ) が充電される。ゲート駆動回路 ( $G_j$ ) を活性化すると、サイリスタ等よりなるスイッチ素子 ( $Q_j$ ) が導通することにより、前記コンデンサ ( $C_j$ ) がトランス ( $K_j$ ) の1次側巻線 ( $P_j$ ) を通じて放電し、2次側巻線 ( $H_j$ ) に高電圧パルスが発生する。

**【0138】**

前記トランス ( $K_j$ ) の前記2次側巻線 ( $H_j$ ) の高電圧端 ( $H_v$ ) は前記放電ランプ ( $L_d'$ ) の放電容器の外部に設けた補助電極 ( $E_t'$ ) に接続されているから、前記高電圧端 ( $H_v'$ ) に発生した高電圧は、前記放電ランプ ( $L_d$ ) の電極 ( $E_1'$ ,  $E_2'$ ) と前記放電ランプ ( $L_d$ ) の放電容器の内面との間で、誘電体バリア放電による放電が発生し、前記一方の電極 ( $E_1'$ ) と他方の電極 ( $E_2'$ ) との間の主たる放電を誘起する。

**【0139】**

本明細書に記載の回路構成は、本発明のランプ点灯装置の動作や機能、作用を説明するために、必要最少限のものを記載したものである。したがって、実施例で説明した回路動作の詳細事項、例えば、信号の極性であるとか、具体的な回路素子の選択や追加、省略、或いは素子の入手の便や経済的理由に基づく変更などの創意工夫は、実際の装置の設計において、積極的に遂行されることを前提としている。

**【0140】**

とりわけ過電圧や過電流、過熱などの破損要因からランプ点灯装置のFET等のスイッチ素子などの回路素子を保護するための機構、または、ランプ点灯装置の回路素子の動作に伴って発生する放射ノイズや伝導ノイズの発生を低減したり、発生したノイズを外部に出さないための機構、例えば、スナバ回路やバリスタ、クランプダイオード、（パルスバイパルス方式を含む）電流制限回路、コモンモードまたはノーマルモードのノイズフィルタチョークコイル、ノイズフィルタコンデンサなどは、必要に応じて、実施例に記載の回路構成の各部に追加されることを前提としている。

#### 【0141】

また、本発明になるランプ点灯装置の構成は、本明細書の実施例に記載の回路方式のものに限定されるものではない。特に、本明細書では、ランプ電圧によらずランプ電力を一定化制御する場合を中心に説明したが、この状況は本発明において必須の事項ではなく、他の制御方針の場合でも、本発明の効果は良好に機能する。

#### 【0142】

実施例においては、アーク放電への移行検知の判断や、シーケンス制御は、マイクロプロセッサユニット（Mpu）により行われる場合を記載したが、これについては、前記マイクロプロセッサユニット（Mpu）を廃して、より単純な制御回路に代えるような簡素化などのランプ点灯装置の構成の多様化のもとでも、本発明の効果は良好に発揮される。

なお、図面におけるT01、T02、T11、T12、T21、T22、T31、T32は端子を表している。

#### 【0143】

##### 【発明の効果】

本発明によれば、従来の技術が抱える問題、すなわち、前記光源装置において、前記放電ランプ（Ld）がアーク放電に移行した後においても、前記DC電源（Em）に、前記放電ランプ（Ld）が必要とする以上に高い電圧を供給させることにより、余計な電力損失を発生させている問題を解決したランプ点灯装置（Ex）を提供することができる。



**【図面の簡単な説明】**

【図 1】 本発明のランプ点灯装置（E x）の構成を示す図である。

【図 2】 本発明のランプ点灯装置（E x）の構成を示す図である。

【図 3】 本発明のランプ点灯装置（E x）の構成の一例を示す図である。

【図 4】 本発明のランプ点灯装置（E x）の放電駆動制御回路（F x）の構成の一例を示す図である。

【図 5】 本発明のランプ点灯装置（E x）の P W M 回路動作を説明する図である。

【図 6】 本発明のランプ点灯装置（E x）の電圧変換制御回路（F b）の構成の一例を示す図である。

【図 7】 本発明のランプ点灯装置（E x）の構成の一例を示す図である。

【図 8】 本発明のランプ点灯装置（E x）の電圧変換制御回路（F b）の構成の一例を示す図である。

【図 9】 本発明のランプ点灯装置（E x）の構成の一例を示す図である。

【図 1 0】 本発明のランプ点灯装置（E x）の電圧変換制御回路（F b）の構成の一例を示す図である。

【図 1 1】 本発明のランプ点灯装置（E x）の構成の一例を示す図である。

【図 1 2】 ランプ電圧の変化の様子を概念的に示す図である。

【図 1 3】 従来のランプ点灯装置の構成を示す図である。

**【符号の説明】**

A b 1      演算増幅器

A d 1      バッファ

A d 2      バッファ

A d 3      バッファ

A d c      A D 変換器

A d e      演算増幅器

A h 1      バッファ

A h 2      バッファ

A h 3      バッファ

|         |              |
|---------|--------------|
| A h 4   | 演算増幅器        |
| A h 5   | 演算増幅器        |
| A s     | 商用電源         |
| A x     | 商用電源         |
| C b     | 平滑コンデンサ      |
| C b'    | 平滑コンデンサ      |
| C b 1   | 積分コンデンサ      |
| C d 0   | コンデンサ        |
| C d 1   | 積分コンデンサ      |
| C e 1   | コンデンサ        |
| C h 1   | 積分コンデンサ      |
| C h 2   | 積分コンデンサ      |
| C i     | コンデンサ        |
| C j     | コンデンサ        |
| C m b g | 比較器          |
| C m g   | 比較器          |
| C m n   | コモンライン       |
| C m v   | 比較器          |
| C r     | コンデンサ        |
| C r 1   | 平滑コンデンサ      |
| C r 2   | 平滑コンデンサ      |
| C x     | 平滑コンデンサ      |
| C x'    | 平滑コンデンサ      |
| D a c   | D A 変換器      |
| D b     | フライホイールダイオード |
| D b'    | ダイオード        |
| D d 1   | ダイオード        |
| D d 2   | ダイオード        |
| D d 3   | ダイオード        |

|       |              |
|-------|--------------|
| D d 4 | ダイオード        |
| D f 1 | ダイオード        |
| D f 2 | ダイオード        |
| D r 1 | ダイオード        |
| D r 2 | ダイオード        |
| D x   | フライホイールダイオード |
| D x'  | ダイオード        |
| E 1   | 電極           |
| E 1'  | 電極           |
| E 2   | 電極           |
| E 2'  | 電極           |
| E m   | D C 電源       |
| E m'  | D C 電源       |
| E t'  | 補助電極         |
| E x   | ランプ点灯装置      |
| E x'  | ランプ点灯装置      |
| F b   | 電圧変換制御回路     |
| F b'  | 昇圧制御回路       |
| F x   | 放電駆動制御回路     |
| F x'  | 点灯制御回路       |
| G 1   | ゲート駆動回路      |
| G 2   | ゲート駆動回路      |
| G 3   | ゲート駆動回路      |
| G 4   | ゲート駆動回路      |
| G b   | ゲート駆動回路      |
| G b'  | ゲート駆動回路      |
| G i   | ゲート駆動回路      |
| G j   | ゲート駆動回路      |
| G x   | ゲート駆動回路      |

|         |               |
|---------|---------------|
| G x'    | ゲート駆動回路       |
| H c     | インバータ制御回路     |
| H i     | 2 次側巻線        |
| H j     | 2 次側巻線        |
| H r     | ダイオードブリッジ     |
| H v     | 高電圧端          |
| H v'    | 高電圧端          |
| I L     | ランプ電流         |
| I b     | 出力電流検出手段      |
| I x     | 電流検出手段        |
| K i     | トランス          |
| K j     | トランス          |
| L b     | コイル           |
| L b'    | コイル           |
| L d     | 放電ランプ         |
| L d'    | 放電ランプ         |
| L x     | チョークコイル       |
| L x'    | コイル           |
| M h 1   | 乗算器           |
| M p u   | マイクロプロセッサユニット |
| O s c   | 発振器           |
| O s c b | 発振器           |
| P i     | 1 次側巻線        |
| P j     | 1 次側巻線        |
| Q 1     | スイッチ素子        |
| Q 2     | スイッチ素子        |
| Q 3     | スイッチ素子        |
| Q 4     | スイッチ素子        |
| Q b     | スイッチ素子        |

|       |           |
|-------|-----------|
| Q b'  | スイッチ素子    |
| Q d 1 | トランジスタ    |
| Q e 1 | トランジスタ    |
| Q i   | スイッチ素子    |
| Q j   | スイッチ素子    |
| Q x   | スイッチ素子    |
| Q x'  | スイッチ素子    |
| R d 0 | 抵抗        |
| R d 1 | プルアップ抵抗   |
| R d 2 | 抵抗        |
| R d 3 | 抵抗        |
| R d 4 | 抵抗        |
| R d 5 | プルダウン抵抗   |
| R d 6 | スピードアップ抵抗 |
| R e 1 | 抵抗        |
| R e 2 | 抵抗        |
| R e 3 | 抵抗        |
| R e 4 | 抵抗        |
| R f 1 | 抵抗        |
| R f 2 | 抵抗        |
| R f 3 | 抵抗        |
| R f 5 | 抵抗        |
| R h 1 | 抵抗        |
| R h 2 | 抵抗        |
| R i   | 抵抗        |
| R j   | 抵抗        |
| S a   | アーク放電移行信号 |
| S b 1 | 制御目標信号    |
| S b 2 | 信号        |

|       |               |
|-------|---------------|
| S b e | 整流電圧信号        |
| S b g | ゲート駆動信号       |
| S b i | 出力電流信号        |
| S b v | 変換出力電圧信号      |
| S d 0 | 鋸歯状波信号        |
| S d 1 | 出力信号          |
| S d 2 | チョッパ駆動目標信号    |
| S d 3 | 信号            |
| S d 4 | 信号            |
| S d 5 | 制御対象信号        |
| S d 6 | 信号            |
| S d 7 | 信号            |
| S d 8 | 信号            |
| S f 1 | 信号            |
| S f 2 | 信号            |
| S h 0 | 制御目標信号        |
| S h 1 | 信号            |
| S h 2 | 信号            |
| S h 3 | 信号            |
| S h 4 | 出力電圧誤差積分信号    |
| S h 5 | 電流目標信号        |
| S h 6 | 出力電流誤差積分信号    |
| S k   | ランプ電流上限信号     |
| S q t | チョッパ能力制御目標データ |
| S q v | ランプ電圧データ      |
| S t   | チョッパ能力制御目標信号  |
| S x g | ゲート駆動信号       |
| S x i | ランプ電流信号       |
| S x v | ランプ電圧信号       |

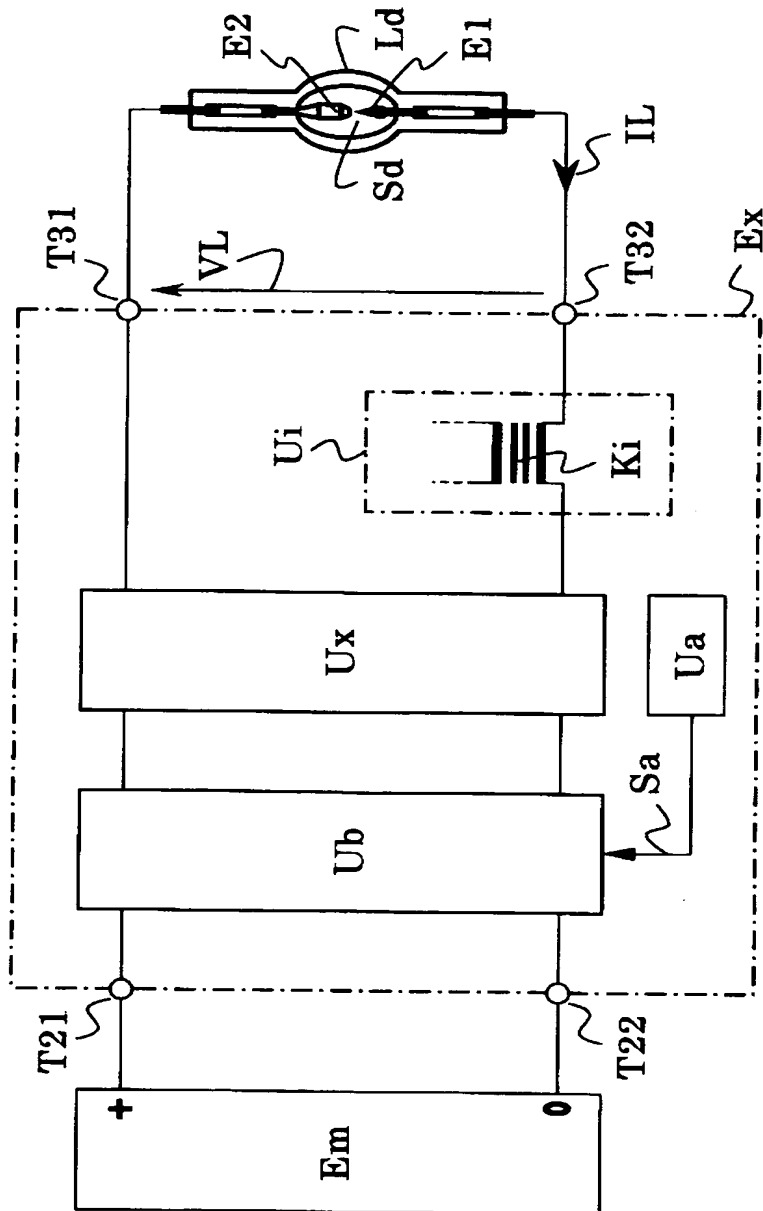
|       |               |
|-------|---------------|
| T 0 1 | 端子            |
| T 0 2 | 端子            |
| T 1 1 | 端子            |
| T 1 2 | 端子            |
| T 2 1 | 端子            |
| T 2 2 | 端子            |
| T 3 1 | 端子            |
| T 3 2 | 端子            |
| T M   | D L P         |
| U a   | アーク放電検知回路     |
| U b   | 電圧変換回路        |
| U b'  | 昇圧回路          |
| U c   | ランプ電流上限信号発生回路 |
| U d   | 駆動能力制御回路      |
| U g   | P W M回路       |
| U i   | スタータ          |
| U j   | スタータ          |
| U p   | 分圧切換回路        |
| U r   | 初段電源          |
| U x   | 放電駆動回路        |
| V L   | ランプ電圧         |
| V b   | 電圧検出手段        |
| V b 0 | オフセット電圧源      |
| V b 1 | 基準電圧源         |
| V b e | 整流電圧検出手段      |
| V d 1 | 基準電圧源         |
| V d 2 | 基準電圧源         |
| V d 3 | 電圧源           |
| V d 4 | オフセット電圧源      |

|            |        |
|------------|--------|
| V t 1      | 電圧     |
| V t 2      | 電圧     |
| V x        | 電圧検出手段 |
| X p u      | 総合制御部  |
| Z d        | 放電空間   |
| t a 0      | 時点     |
| t a 1      | 時点     |
| $\tau$ 1 1 | 期間     |
| $\tau$ 1 2 | 期間     |
| $\tau$ 1 3 | 期間     |
| $\tau$ 2 1 | 期間     |
| $\tau$ 2 2 | 期間     |



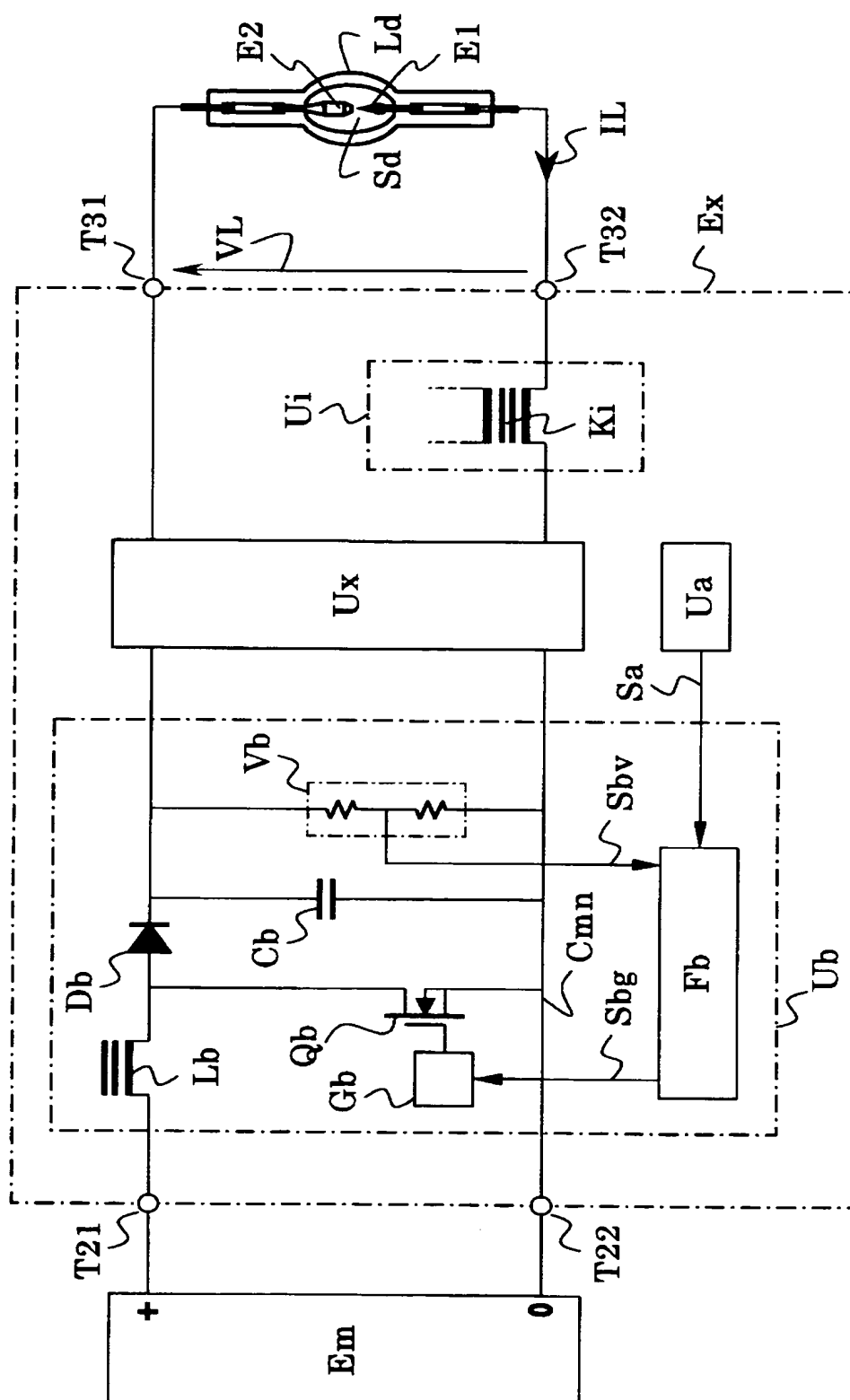
【書類名】 図面

【図 1】



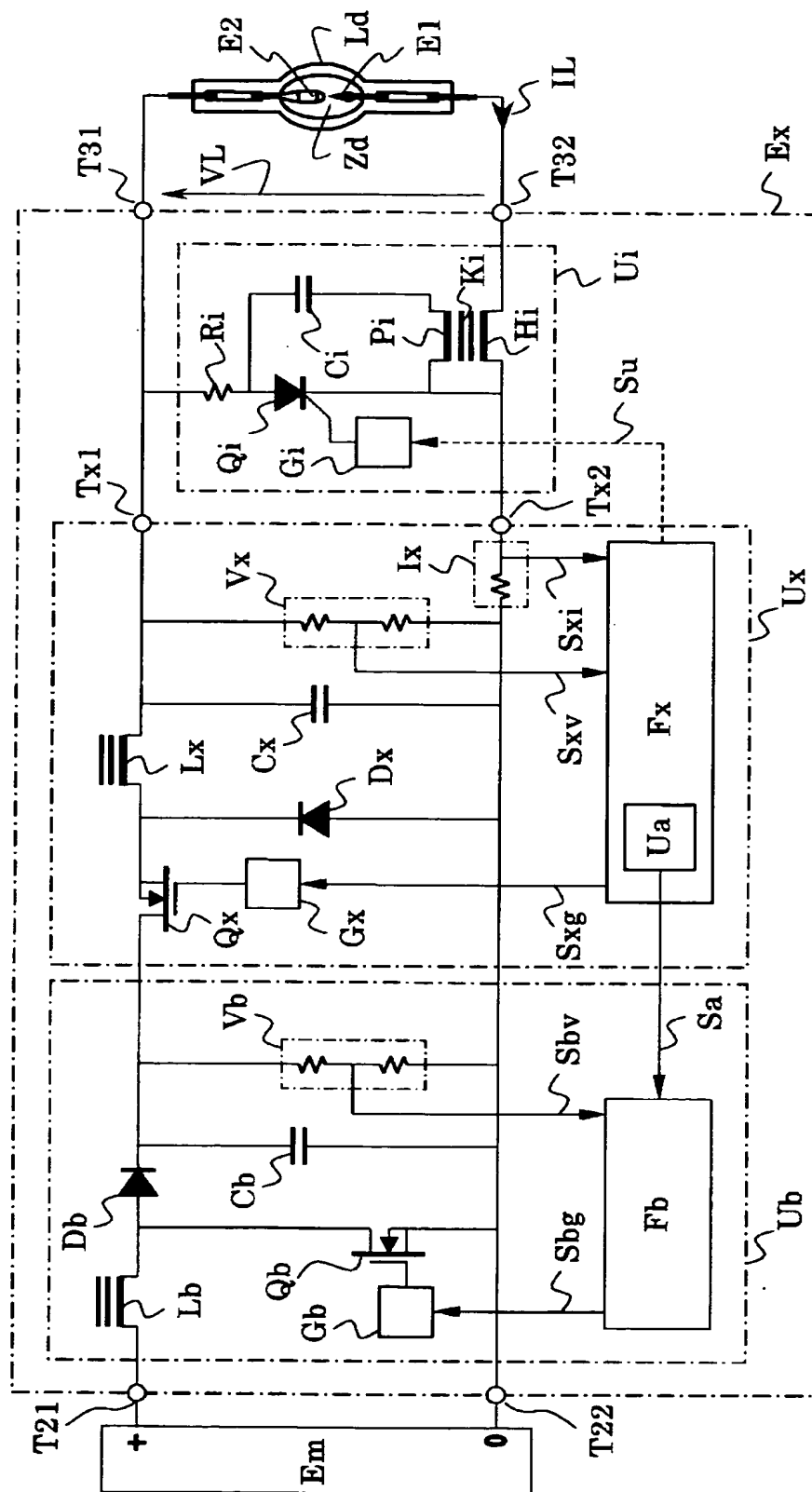
TEST AVAILABLE COPY

【図 2】



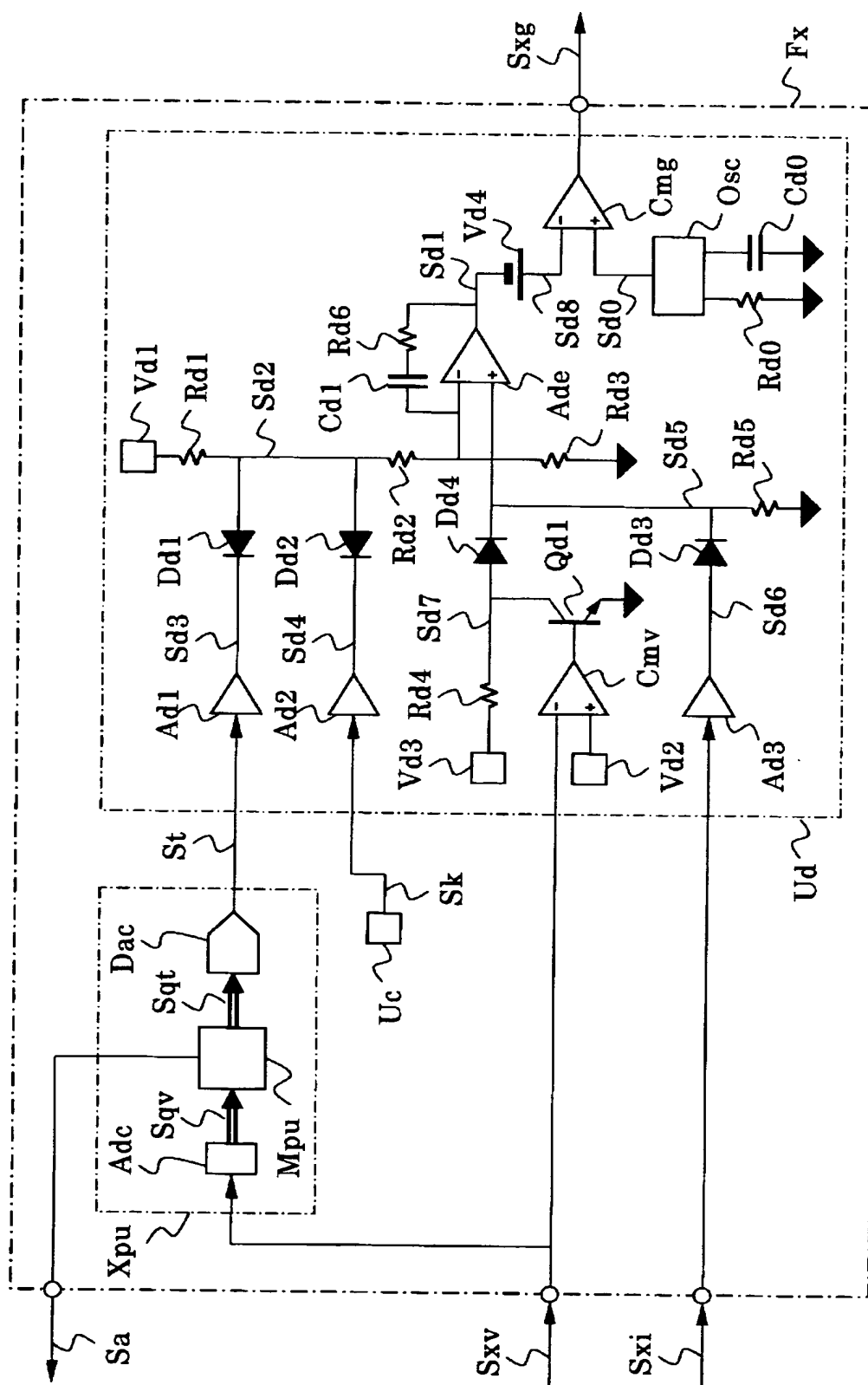
BEST AVAILABLE COPY

【図 3】



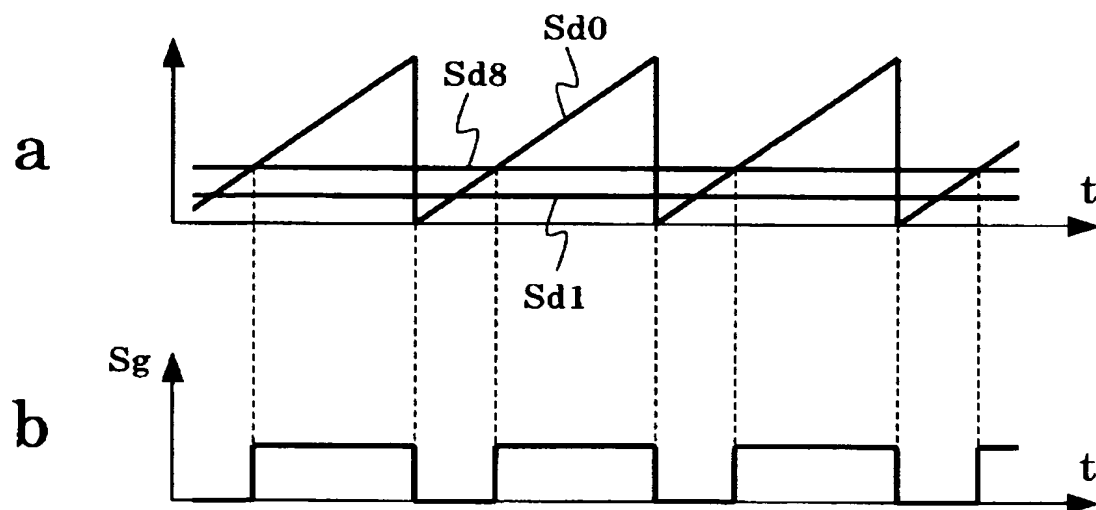
BEST AVAILABLE COPY

【図 4】



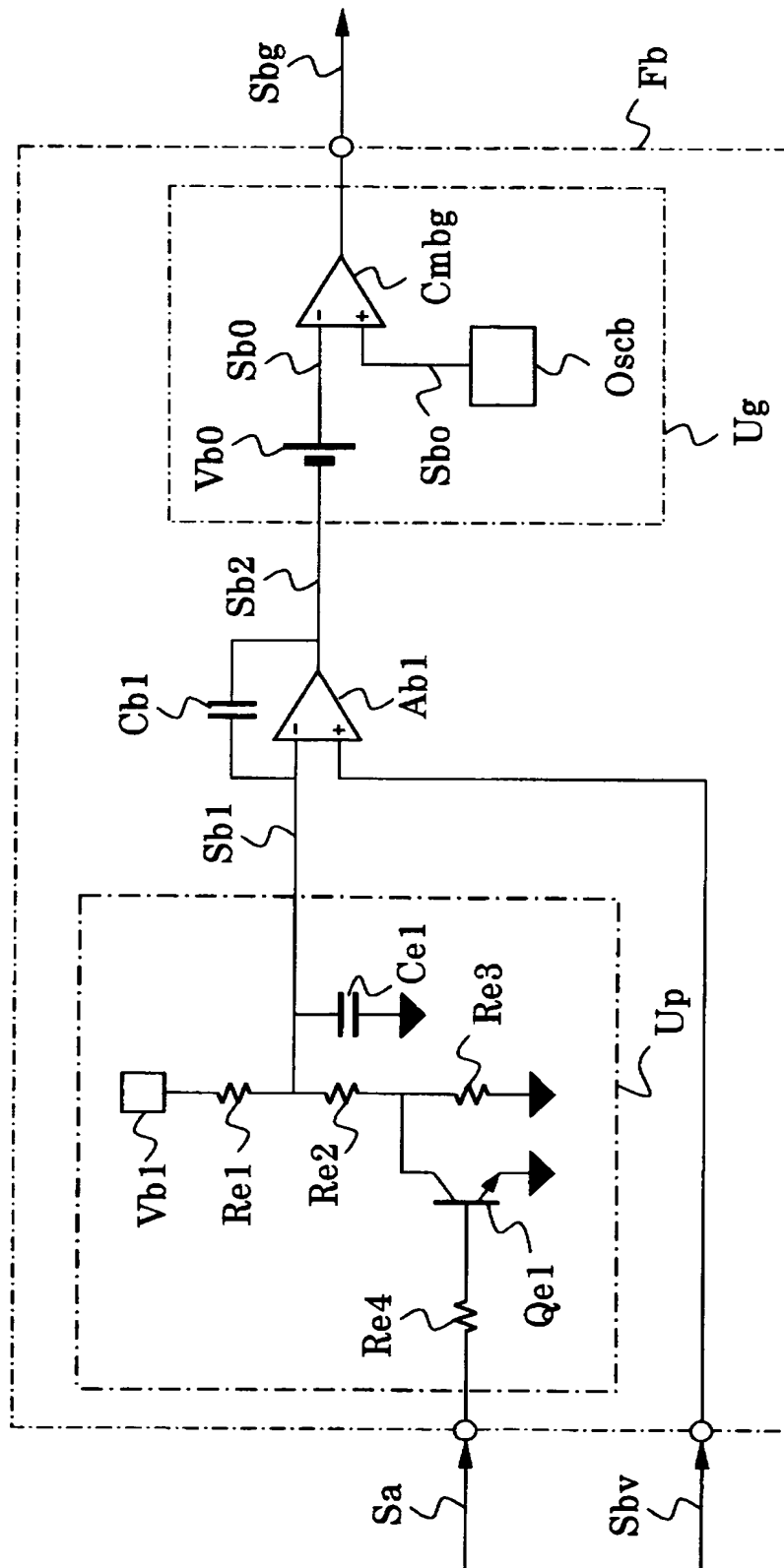
BEST AVAILABLE COPY

【図 5】



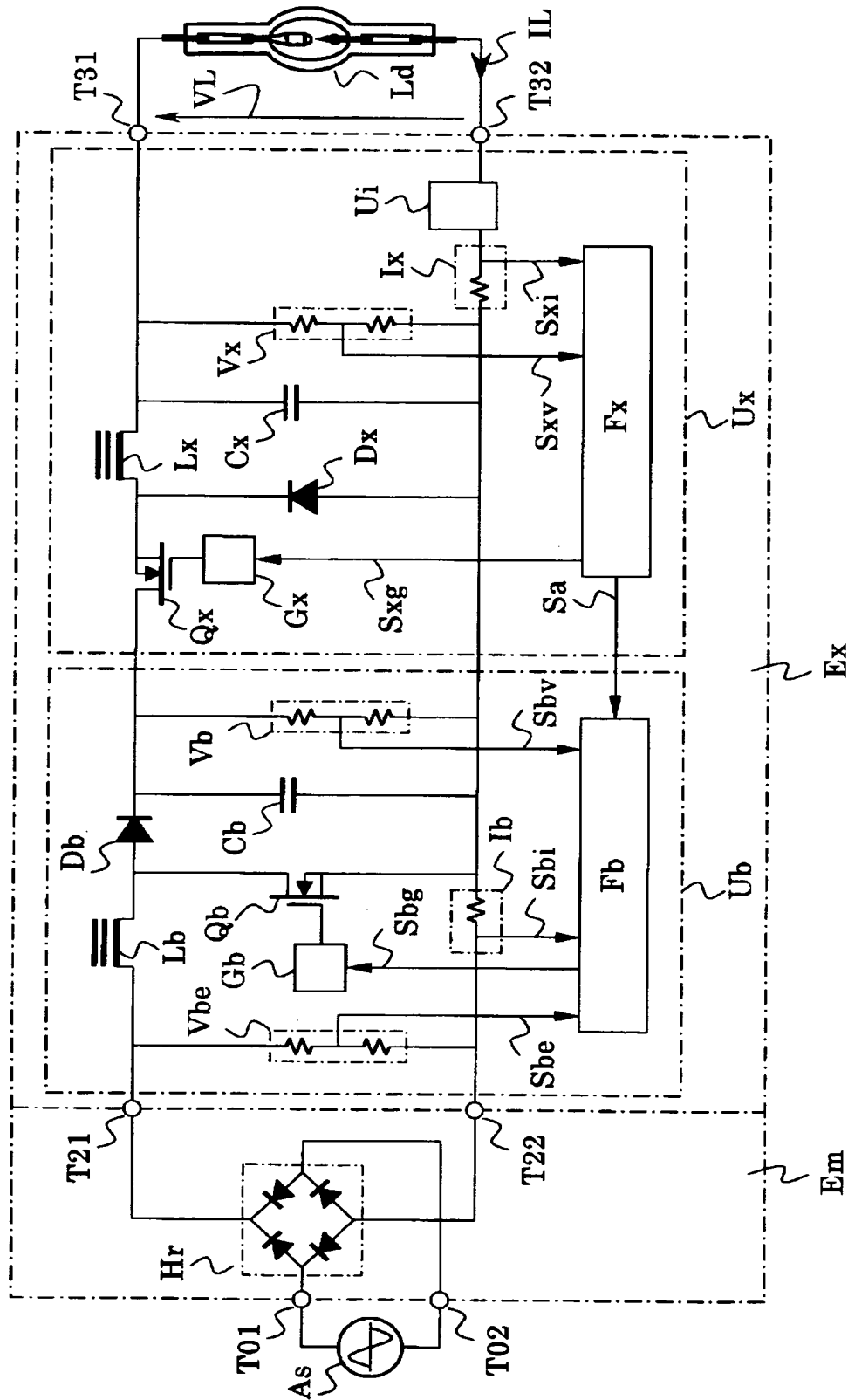
BEST AVAILABLE COPY

【図 6】



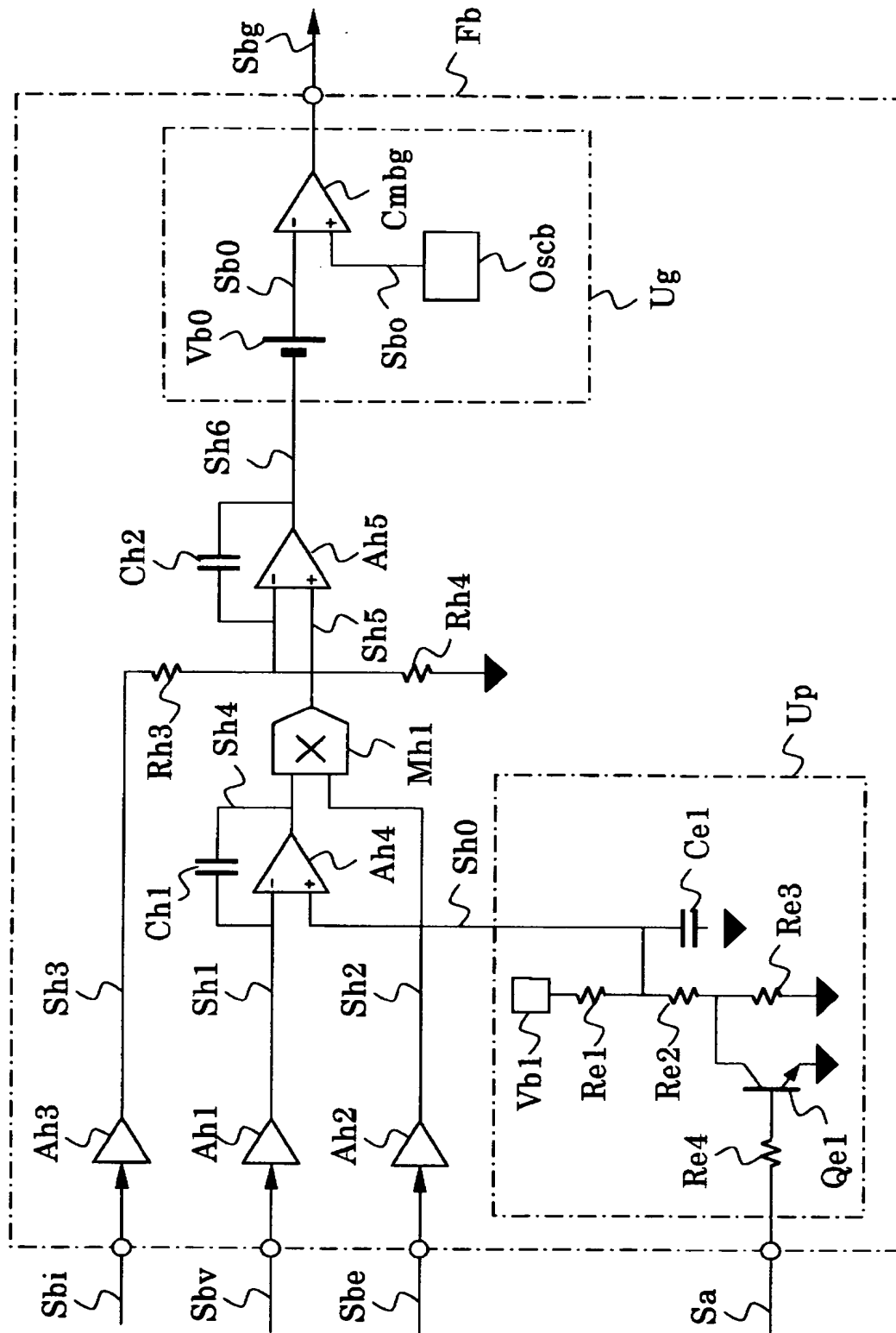
BEST AVAILABLE COPY

【図 7】



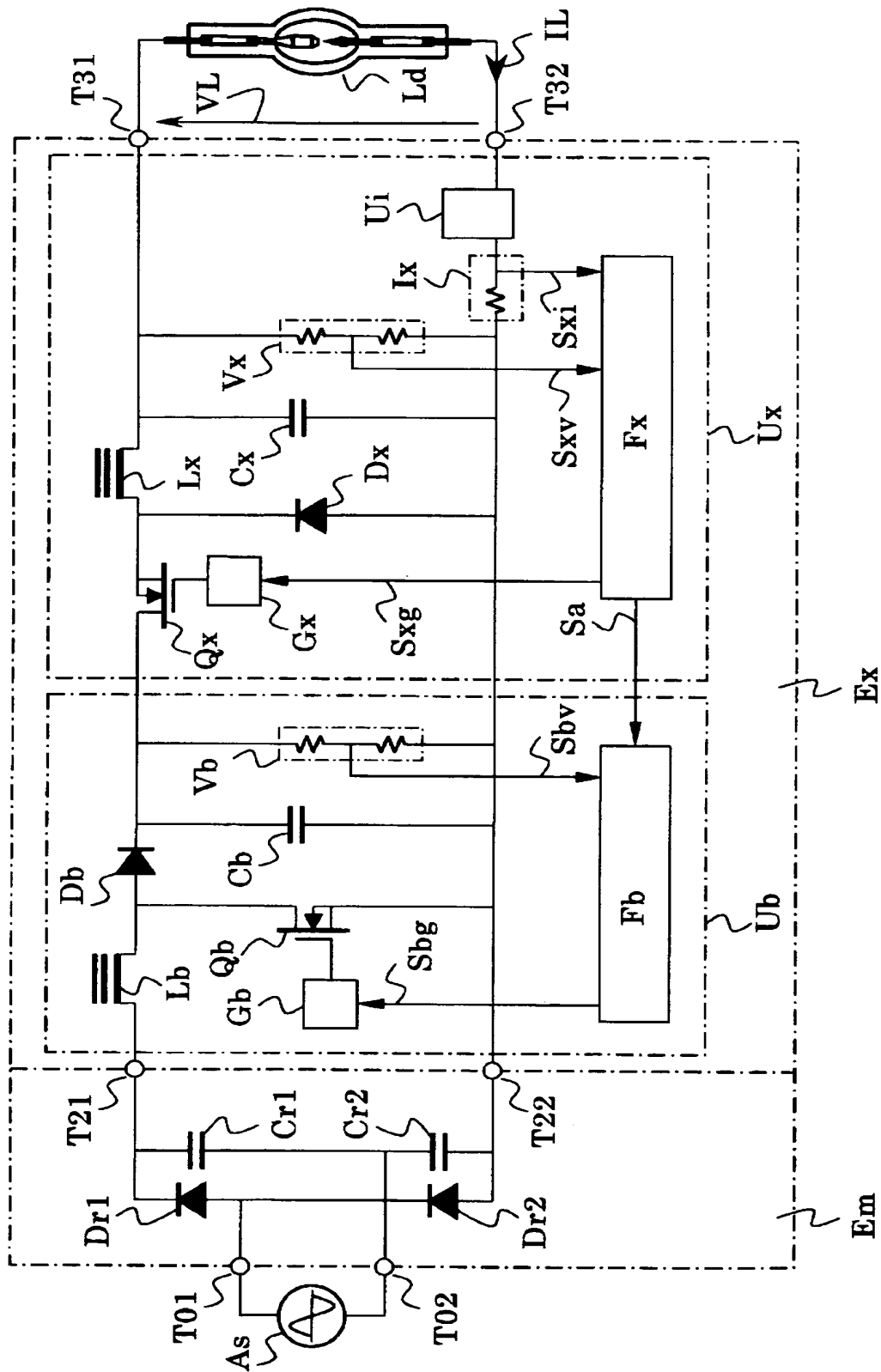
BEST AVAILABLE COPY

【图 8】

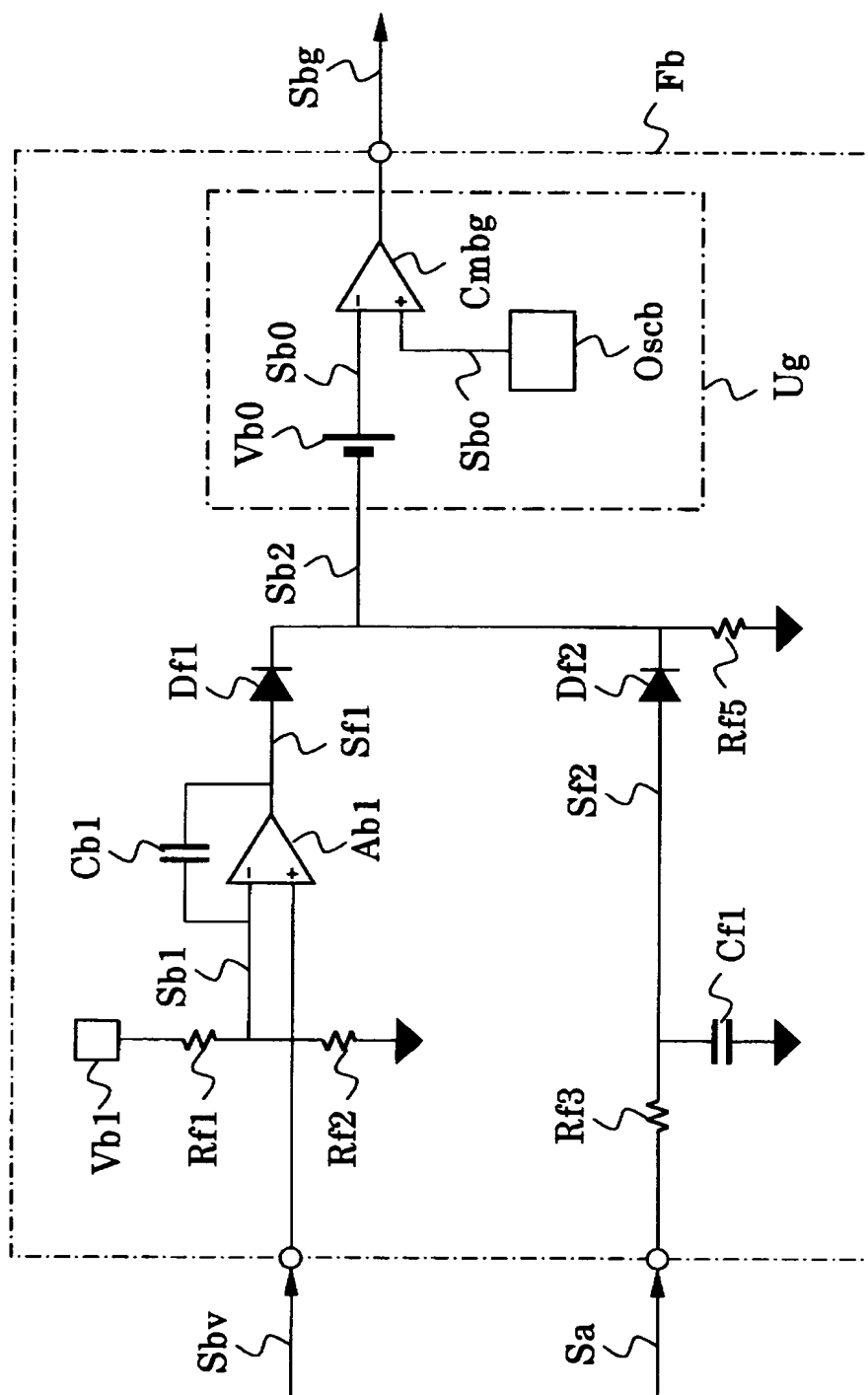




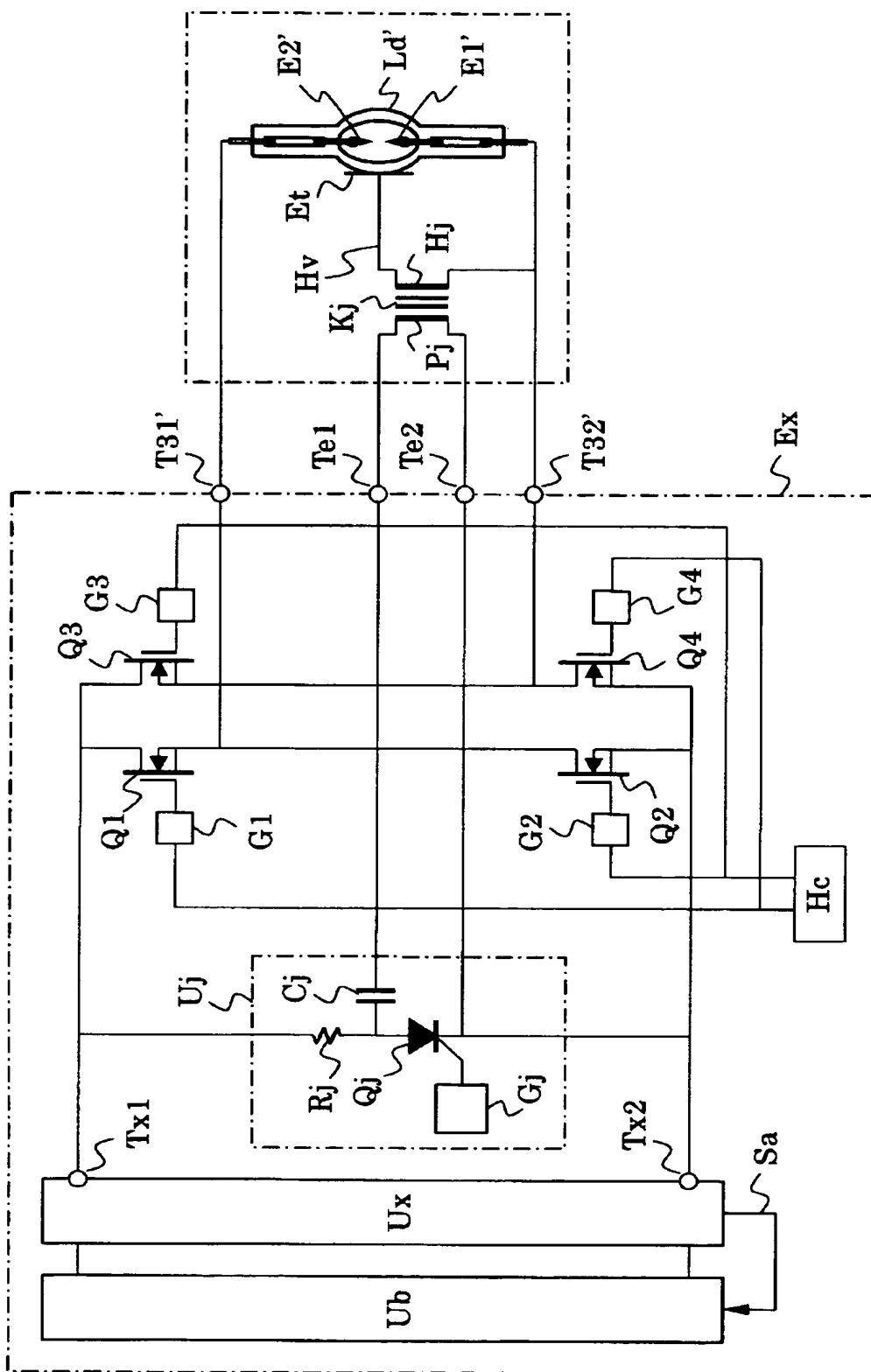
【図 9】



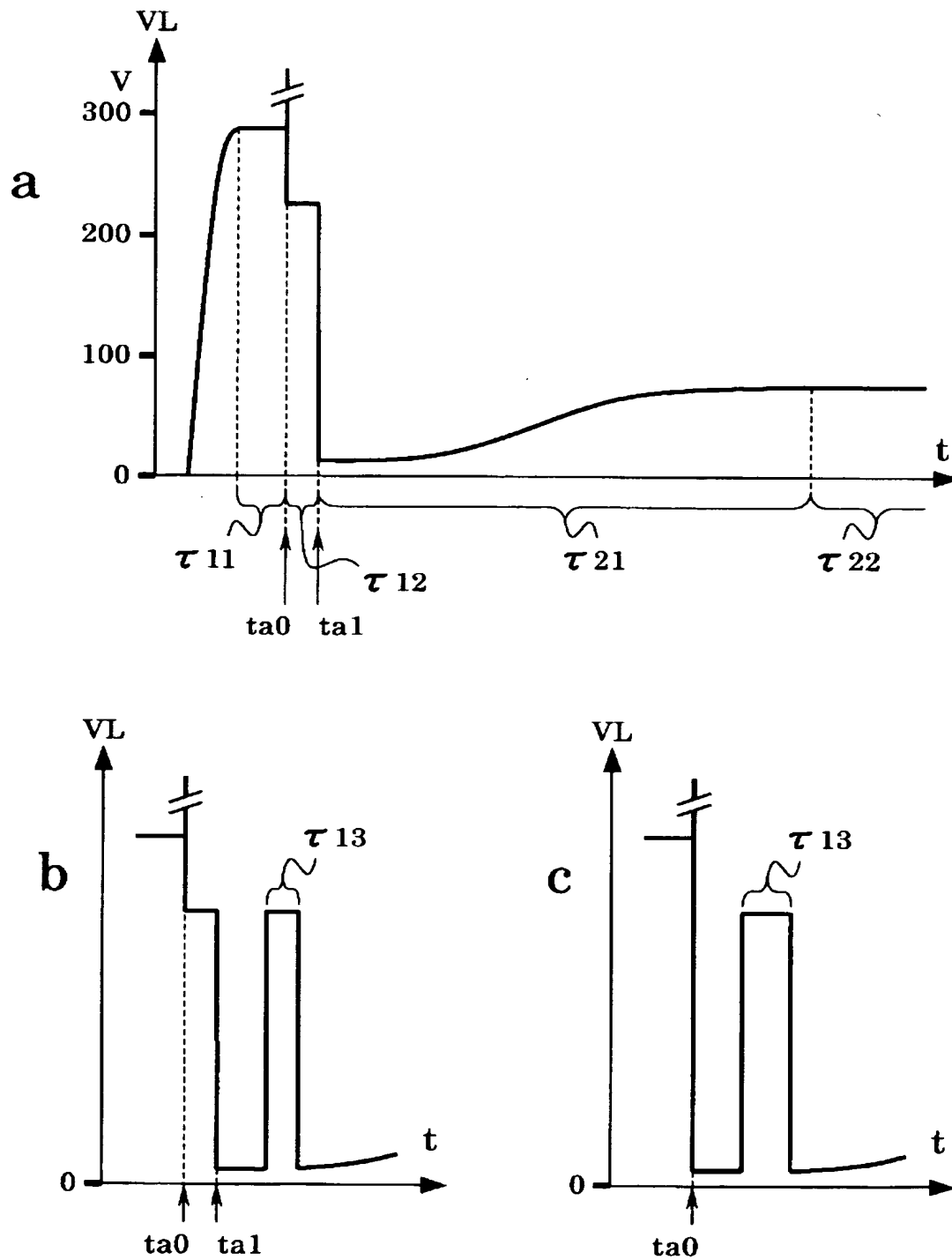
【図 10】



【図 11】

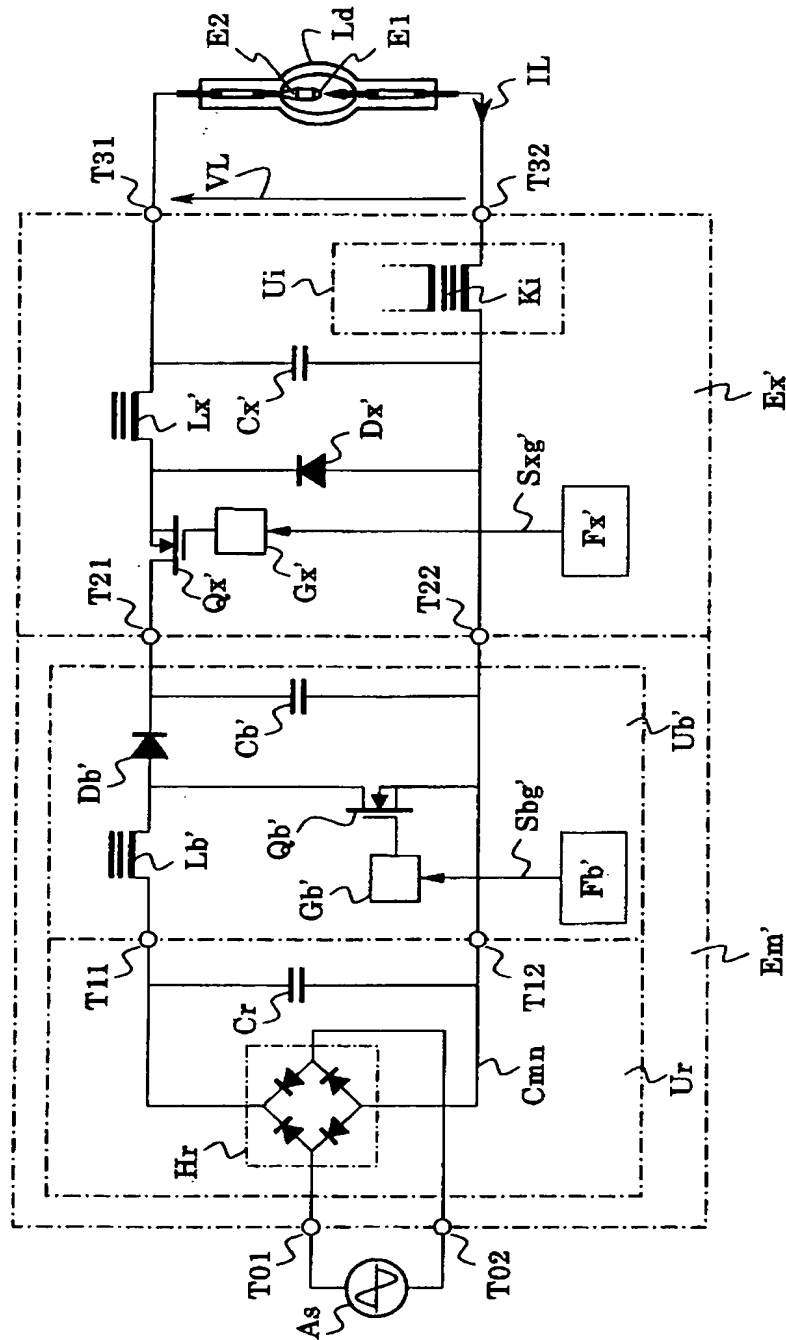


【図 12】



BEST AVAILABLE COPY

【図 13】



BEST AVAILABLE COPY

**【書類名】 要約書****【要約】**

**【課題】** 光源装置において、放電ランプ（L d）がアーク放電に移行した後においても、DC電源（E m）に、放電ランプ（L d）が必要とする以上に高い電圧を供給させることにより、余計な電力損失を発生させている問題を解決したランプ点灯装置（E x）を提供すること

**【解決手段】** 放電空間（Z d）に放電媒質が封入され、一对の電極（E 1，E 2）が対向配置された放電ランプ（L d）を点灯するためのランプ点灯装置（E x）であって、前記ランプ点灯装置（E x）は、前記放電ランプ（L d）の放電電流を供給するための放電駆動回路（U x）と、DC電源（E m）からの電圧を昇圧して前記放電駆動回路（U x）に給電する電圧変換回路（U b）と、前記放電ランプ（L d）の放電状態がアーク放電に移行したことを検知してアーク放電移行信号（S a）を出力するアーク放電検知回路（U a）からなり、前記電圧変換回路（U b）は、アーク放電に移行したことが偽である旨の前記アーク放電移行信号（S a）を受信したときは、予め定めた第1の電圧（V t 1）以上の電圧を給電し、アーク放電に移行したことが真である旨の前記アーク放電移行信号（S a）を受信したときは、前記第1の電圧（V t 1）より低い第2の電圧（V t 2）以上の電圧を給電するようにランプ点灯装置（E x）を構成する。

**【選択図】** 図1

特願 2 0 0 2 - 3 5 7 9 7 4

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 0 2 2 1 2 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都千代田区大手町 2 丁目 6 番 1 号 朝日東海ビル 1 9 階

氏 名

ウシオ電機株式会社